

СОВРЕМЕННЫЕ
СИСТЕМЫ СБОРА ДАННЫХ

L-502

Руководство пользователя

Семейство универсальных
модулей АЦП, ЦАП,
цифрового ввода-вывода с
интерфейсом *PCI Express™*

L-502-P-G
L-502-P-G-D
L-502-X-G
L-502-X-G-D
L-502-X-X
L-502-X-X-D



Ревизия документа: 1.0.4
Январь 2014

ООО "Л КАРД"

117105, г. Москва, Варшавское ш., д. 5, корп. 4, стр. 2

тел.: (495) 785-95-25 факс: (495) 785-95-14

Адреса в Интернет:

<http://www.lcard.ru>

E-Mail:

Отдел продаж: sale@lcard.ru

Техническая поддержка: support@lcard.ru

Отдел кадров: job@lcard.ru

Общие вопросы: lcard@lcard.ru

Отдел производства: pro@lcard.ru

Представители L-Card:

| | | |
|--------------------------------|---|--|
| Украина: | ХОЛИТ Дэйта Системс | http://www.holit.ua , (044) 241-6754 |
| Казахстан | ТОО “КИП “Луч” | http://www.kipluch.kz/ , 8 (72251) 2-35-14 |
| С.-Петербург: | Автекс-СПБ Ниеншанц-Автоматика | http://www.autex.spb.ru (812) 567-7202 ipc@nnz.ru (812) 567-72-02 |
| Новосибирск: | Сектор-Т | http://www.sector-t.ru , (383-2) 396-592 |
| Казань: | ООО Шатл | shuttle@kai.ru , (8432) 38-1600 |
| Екатеринбург, России и СНГ: | Авеон | aveon@aveon.ru +7(343) 381-75-75 |
| Пенза: | ООО “Ньютон” | http://www.nwtn.ru/industry +7(8412) 205206 |

Модуль L-502 © Copyright 2006-2014, ООО “Л Кард”. Все права защищены.

История ревизий настоящего документа

| Дата | Ревизия документа | Содержание изменения |
|---------|-------------------|---|
| 06.2012 | 1.0.1 | Предварительные данные |
| 07.2012 | 1.0.2 | Предварительные данные |
| 11.2012 | 1.0.3 | Дополнена информация по подключению L-502, добавлены Приложение В , п. 4.2.2.1 , п. 4.2.3.1 , п. 4.2.4 , п. 4.3 , дополнен п. 4.4 . |
| 01.2014 | 1.0.4 | Отредактирована табл. 4-1 , дополнены пп. 1.3 , 2.2 , 2.3 , 4.2.3 |
| | | |

При чтении данного документа в электронном виде для облегчения навигации пользуйтесь электронным деревом оглавления (например, программы Acrobat Reader), а также гиперссылками внутри документа.

Глава 1. Общее знакомство.

L-Card представляет новую российскую систему сбора данных **L-502** на основе интерфейса **PCI Express** современных материнских плат компьютеров. **L-502** – эта система собственной разработки ООО “Л Кард”, она произведена на базе высокотехнологичного производства компании, обеспечивается собственная техподдержка и сопровождение.

Важнейшие характеристики L-502:

- АЦП: 16 бит, частота преобразования до 2 МГц, с коммутацией до 16-ти дифференциальных каналов или 32-х каналов с общей землёй. Поддиапазоны: ± 10 В, ± 5 В, ± 2 В, ± 1 В, $\pm 0,5$ В, $\pm 0,2$ В.
- ЦАП (опционально): 16 бит, 2 канала, выход ± 5 В, асинхронный или синхронный режим с частотой преобразования до 1 МГц по каждому каналу.
- Цифровой ввод: до 18-ти цифровых входов общего назначения, асинхронный или синхронный режим сбора данных с частотой до 2 млн. слов в секунду.
- Цифровой вывод: до 16-ти цифровых выходов общего назначения, с раздельным управлением разрешением выхода старшего и младшего байта, асинхронный или синхронный режим вывода данных с частотой до 1 млн. слов в секунду.
- Процессор Blackfin 530 МГц, ОЗУ 32 МБ, вход JTAG (опционально) позволяет задействовать готовые “продвинутые” функции обработки сигнала и управления внутри **L-502** или самостоятельно заняться низкоуровневым программированием этих функций.
- Гальваническая развязка (опционально) обеспечивает изоляцию цифровых и аналоговых сигнальных входов-выходов относительно всех цепей компьютера.

Указанная выше “опциональность” отражена в системе обозначений модулей **L-502** на [рис. 1-1](#).

Система может состоять из одной и более модулей (плат) **L-502**, засинхронизированных друг от друга, от внутреннего или внешнего источника синхронизации.



Рис. 1-1. Система обозначений модификаций модуля L-502

1.1. Информация для заказа

Доступные модификации L-502 для заказа:

L-502-P-G, L-502-P-G-D

L-502-X-G, L-502-X-G-D

L-502-X-X, L-502-X-X-D

При выборе модификации модуля L-502 для заказа следует учесть, что при обращении в отдел продаж L-Card ранее купленный вариант модуля L-502 может быть доработан только в сторону установки ЦАП. Другими словами, технически признаются возможными только следующие варианты доработок модулей L-502:

L-502-P-G → L-502-P-G-D

L-502-X-G → L-502-X-G-D

L-502-X-X → L-502-X-X-D

Данная работа по установке ЦАП может быть проведена исключительно в условиях L-Card, при этом, первоначальный срок гарантии 1,5 года на изделие L-502 сохраняется.

1.1.1. Комплект заказа

1. Модуль L-502 (в соответствии с заказанной модификацией)
2. Кабельная часть разъёма DB-37F;
3. Кожух разъёма DP-37
4. Джампера для конфигурации выходов (3 шт. предустановлены на плате + 2 шт. в комплекте).
5. Отдельно поставляется *Кабель синхронизации*. Кабель предназначен для соединения 2-х модулей L-502. В общем случае для соединения N шт. модулей L-502 на одной материнской плате Вам понадобится (N-1) шт. кабелей синхронизации.

1.2. Потребительские свойства L-502 в сравнении с L-780(M), L-783(M), L-791

Новое семейство **L-502** по своим совокупным техническим характеристикам является развитием линейки **L-780(M)**, **L-783(M)**, **L-791** на более высоком технологическом уровне. Имеется значительная совместимость **L-502** по типу и назначению контактов сигнальных разъёмов, но, к сожалению, программная совместимость с ними отсутствует. Модуль **L-502** по своим возможностям более универсален, поскольку практически перекрывает тот круг задач, который решался раньше в рамках 700-ого семейства, кроме того, предоставляет принципиально новые возможности. Сравнение технических характеристик модуля **L-502** со своими предшественниками 700-го семейства показано в [табл. 1-1](#). В таблице приняты следующие условные обозначения, которые согласуются с вариантами модификаций L-502 в соответствии с [рис. 1-1](#):

- [P] – только для L-502-P- (с процессором)
- [P] – только для L-502-X- (без процессора)
- [G] – только для L-502--G- (с гальваноразвязкой)
- [D] – только для L-502---D (с ЦАП)

Табл. 1-1. Сравнение L-502 с L-780(M), L-783(M) и L-791

| Характеристика | L-502 | L-780(M) | L-783(M) | L-791 |
|---|--|---------------------------|--------------------------|---|
| Разрядность: | | | | |
| - АЦП | 16 ¹ | 14 | 12 | 14 |
| - ЦАП | 16 [D] | 12 | 12 | 12 |
| - Цифр.ввод | 18 | 16 | 16 | 16 |
| - Цифр. вывод | 16 | 16 | 16 | 16 |
| Макс. скорость в/в, в синхронном режиме, килосэмплов в секунду ² | | | | |
| - АЦП | 2000 | 400 | 3000 | 400 |
| - ЦАП (по каждому каналу) | 1000 [D] | 100 | 100 | 100 |
| - Цифровой ввод | 2000 | Нет синхронного режима | | 400 |
| - Цифровой вывод | 1000 | Нет синхронного режима | | |
| Канальность АЦП | 16 дифференциальных/32 с общей землёй | | | |
| Поддиапазоны АЦП, В | ±10, ±5, ±2, ±1, ±0,5, ±0,2 | ±5, ±1,25, ±0,3, ±0,08 | ±5, ±2,5, ±1,25, ±0,6 | ±10, ±5, ±2,5, ±1,25, ±0,6, ±0,3, ±0,15, ±0,07 |
| Диапазон синфазного сигнала АЦП, В | ±1 | ±5 | ±5 | ±10 |
| Диапазон ЦАП, В (выходной ток, мА) | ±5 (10) [D] | ±5 (1) | ±5 (1) | ±5 (1) |
| Разрядность слова данных модуля, бит | 32 | 16 | 16 | 32 |
| Многочастотность сбора данных | Да [P] | Нет | Нет | Да |
| Индексный ³ формат данных | Да | Нет | Нет | Нет |
| Внутренняя калибровка данных | Присутствует [P]. Только для АЦП [P] | Только для АЦП | Только для АЦП | Отсутствует |
| Возможность настройки разрешения /времени установления канала АЦП | Присутствует | Отсутствует | Отсутствует | Отсутствует |
| Процессор (тактовая частота ядра) | ADSP-BF523 (530 МГц) [P] | ADSP-2185(M) | | Отсутствует |
| | | 29,5 МГц | 40 МГц | |
| Внешнее ОЗУ процессора | 32 МБ [P] | Отсутствует | Отсутствует | Отсутствует |

¹ Из L-502 в компьютер поступают данные АЦП, расширенные до 24 бит в результате арифметической обработки.

² Под сэмплом подразумевается полное слово данных АЦП, ЦАП или ввода-вывода с разрядностью, принятой в данном изделии .

³ Когда в формате слова данных присутствует информация о номере канала

| Характеристика | L-502 | <u>L-780(M)</u> | <u>L-783(M)</u> | <u>L-791</u> |
|---|---------------------------|---------------------------|---------------------------|---------------------------|
| Объём пользовательской области Flash-памяти | 1 МБ | 32 байта | 32 байта | 64 кБ |
| Порт JTAG для отладки встроенного ПО | Присутствует [P] | Отсутствует | Отсутствует | Отсутствует |
| Возможность пользовательского низкоуровневого программирования | Присутствует | Присутствует | Присутствует | Отсутствует |
| Независимый программный доступ в память сигнального процессора | Присутствует [P] | Присутствует | Присутствует | Отсутствует |
| DMA в режиме PCI BUS MASTER | Присутствует | Отсутствует | Отсутствует | Присутствует |
| Интерфейс | PCIe x1 | PCI 32 бит, слот 5V | | |
| Синхронизация: | | | | |
| - Внешняя старта сбора данных | Присутствует | Присутствует | Присутствует | Присутствует |
| - Внешняя частоты преобр-я АЦП | Присутствует | Отсутствует | Отсутствует | Отсутствует |
| - От соседнего модуля | Присутствует | Отсутствует | Отсутствует | Отсутствует |
| - Аналоговая | Присутствует | Присутствует | Присутствует | Присутствует |
| Технология базового интерфейсного элемента | FPGA Altera Cyclone IV | PLX Tech. PLX9050/9030 | PLX Tech. PLX9050/9030 | FPGA Altera Aceph1K |
| Индикация на панели | Присутствует | Отсутствует | Отсутствует | Отсутствует |
| Возможность удалённого обновления прошивки FPGA | Присутствует | Отсутствует | Отсутствует | Присутствует |
| Программное включение резисторных подтяжек цифровых входов | Присутствует | Отсутствует | Отсутствует | Отсутствует |
| Независимое разрешение активного состояния цифрового выхода младшего и старшего байта | Присутствует | Отсутствует | Отсутствует | Отсутствует |

Полный перечень характеристик L-502 приведён в [Приложении А](#) на стр. [43](#)

1.3. Внешний вид и основные элементы конструкции

В зависимости от версии модуля (п. 2.2, стр. 14), есть различия в местоположении разъёма межмодульной синхронизации и разъёма разрешения выхода. В отличие от предыдущий версий, в версии 3 применён угловой разъём синхронизации, который позволяет присоединить кабель синхронизации, когда модуль L-502 уже вставлен и закреплён в системном блоке наряду с установленными соседними модулями PCI-Express.

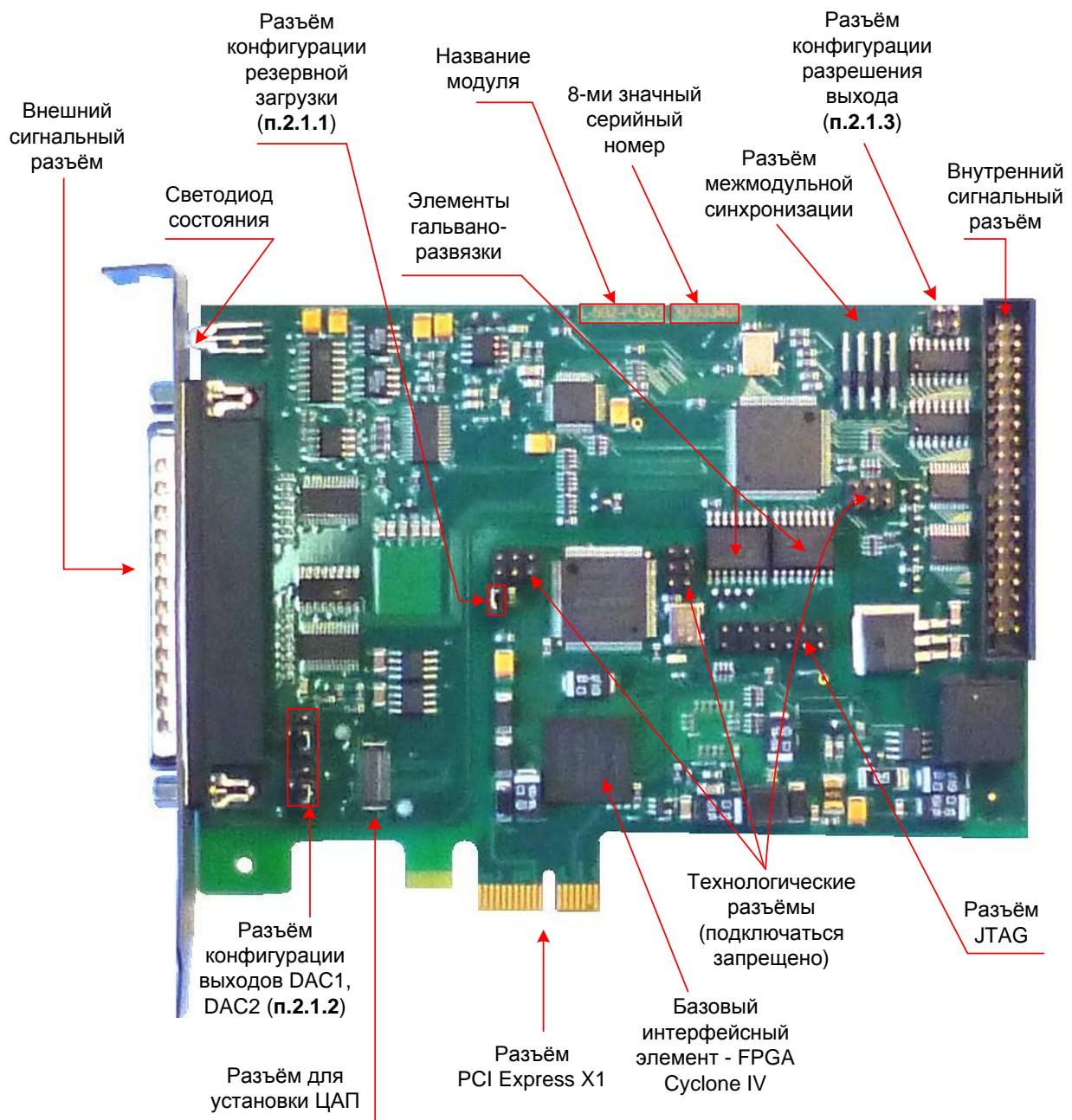


Рис. 1-2. L-502 версии 3 (вид спереди)

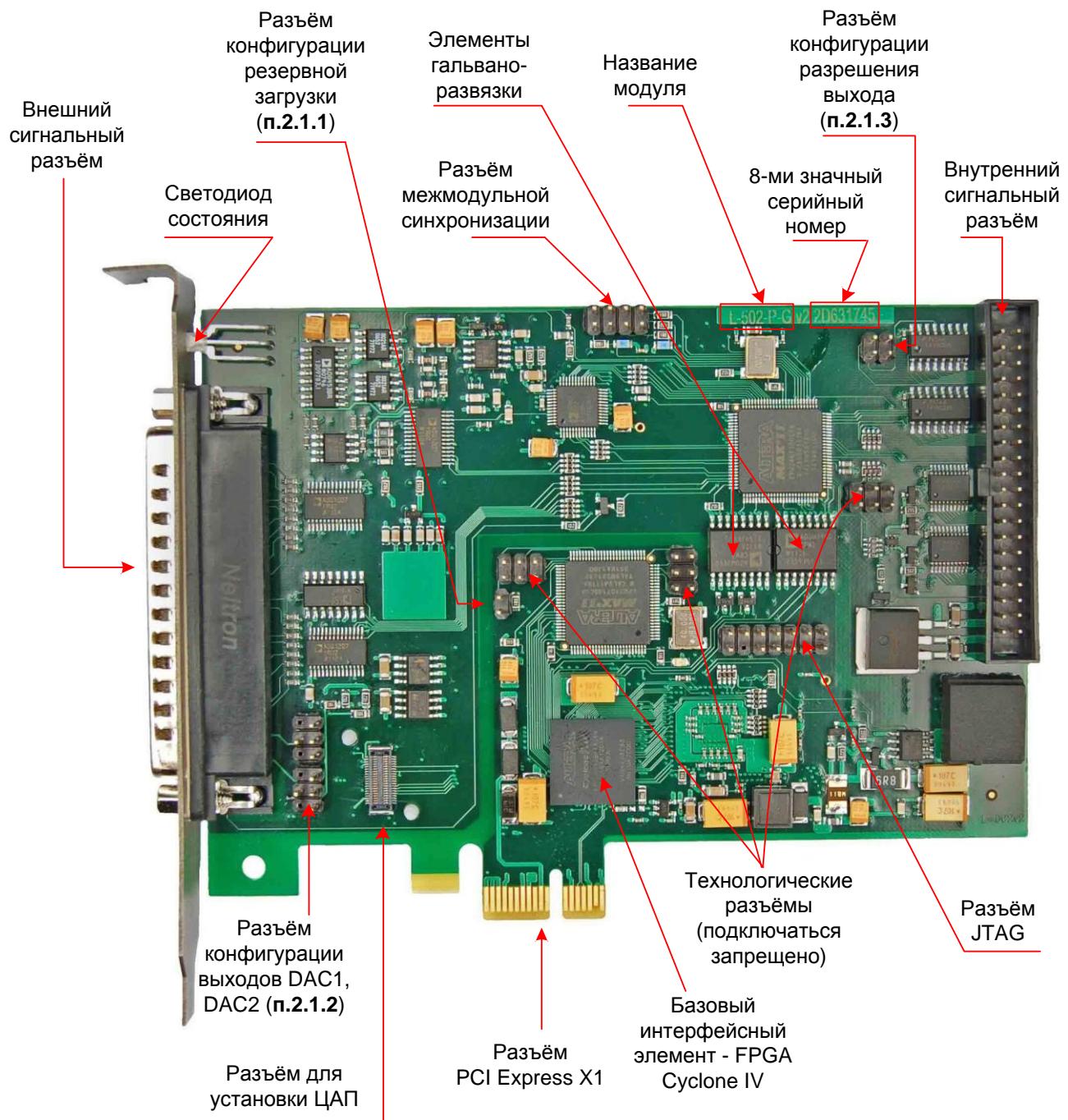


Рис. 1-3. L-502 версии 1 или 2 (вид спереди)

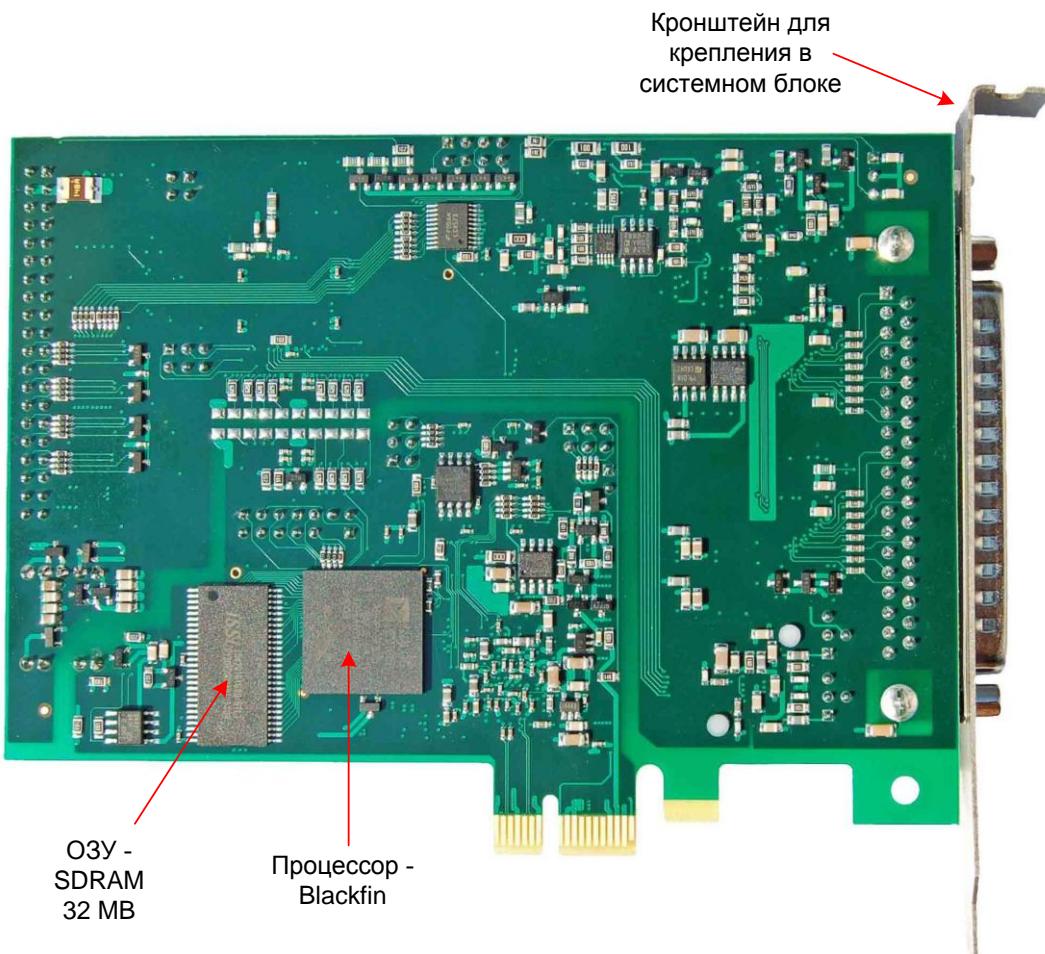


Рис. 1-4. L-502 (вид сзади)

1.4. Структура документации на L-502

Полное руководство по L-502 разбито на четыре отдельных книги:

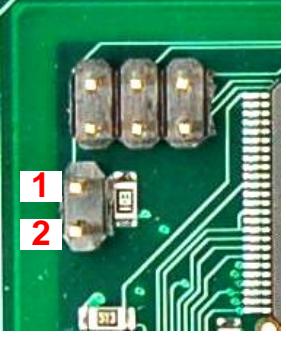
- *L-502. Руководство пользователя*
- *L-502. Руководство программиста*
- *L-502. Примеры подключения*
- *L-502. Низкоуровневое описание*

Глава 2. Инсталляция и настройка.

2.1. Конфигурация L-502.

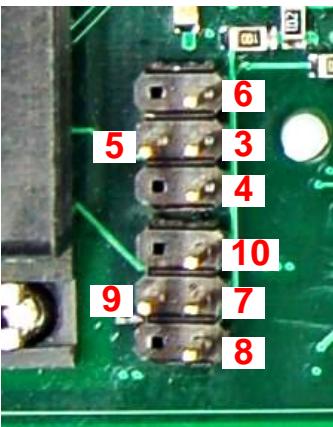
Здесь рассматриваются аппаратные настройки L-502, которые необходимо сделать до того, как модуль L-502 будет установлен в компьютер. Эти настройки производятся посредством джамперов, которые нужно одеть (или не одеть) на соответствующую пару контактов, обозначенную ниже в таблицах условными номерами.

2.1.1. Конфигурация резервной загрузки

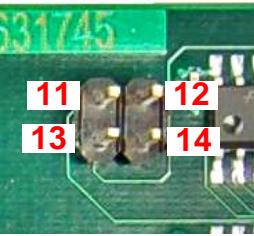
| | | |
|--|----------------|--|
|  | Джампер на 1-2 | FPGA загружается основной прошивкой из Flash-памяти. Данный режим загрузки считается основным, и L-502 всегда поставляется с установленным на контакты 1-2 джампером. |
| | Нет джампера | FPGA загружается резервной копией прошивки из Flash-памяти. Данный режим загрузки считается резервным и пользователь может его применить, если по каким-либо причинам основная прошивка во Flash-памяти была испорчена и, как следствие, устройство L-502 перестало обнаруживаться операционной системой. См. Примечание. |

Примечание: Одевание или снятие джампера резервной загрузки следует производить при полностью обесточенном системном блоке компьютера (обычное выключение компьютера – программное или кнопкой спереди системного блока – не достаточно, поскольку в системном блоке присутствует питание “дежурного режима”)

2.1.2. Конфигурация выходов DAC1 и DAC2

| | | |
|---|--------------------------|---|
|  | Нет джампера на 3,4,5,6 | Контакт “DAC1” не подключён на внешнем сигнальном разъёме, см. п.4.2.1, стр. 29 |
| | Джампер на 3-4 | Контакт “DAC1” на разъёме подключен к ЦАП – канал 1 |
| | Джампер на 3-5 | Контакт “DAC1” на разъёме подключен к +15V |
| | Джампер на 3-6 | Контакт “DAC1” на разъёме подключен к AGND |
| | Нет джампера на 7,8,9,10 | Контакт “DAC2” не подключён на разъёме |
| | Джампер на 7-8 | Контакт “DAC2” подключен к ЦАП – канал 2 |
| | Джампер на 7-9 | Контакт “DAC2” на разъёме подключен к цепи -15V. |
| | Джампер на 7-10 | Контакт “DAC2” на разъёме подключен к цепи цифровой земли DGND. |

2.1.3. Конфигурация разрешения активного состояния цифровых выходов

| | | |
|---|-----------------------|--|
| <p>Для версии 1 или 2:</p>  | Джампер на 11-12 | Принудительное разрешение выхода младшего байта, см. 4.2.2, стр. 32. |
| | Нет джампера на 11-12 | Разрешение выхода младшего байта зависит от программной настройки. |
| | Джампер на 13-14 | Принудительное разрешение выхода старшего байта. |
| | Нет джампера на 13-14 | Разрешение выхода старшего байта зависит от программной настройки. |
| <p>Для версии 3:</p>  | | |

2.2. Установка L-502 в компьютер

Модуль L-502 может быть установлен в слот материнской платы PCI Express Card любого размера (x1, x2, x4, x8, x12, x16 и x32), соответствующий спецификации любой версии: от 1.0 до 3.0.

Перед установкой L-502 в компьютер установите конфигурационные джампера в требуемое положение, [п.2.1](#).

Устанавливать, а также изымать L-502 разрешено только при обесточенном системном блоке компьютера. “Горячее подключение” не поддерживается!

L-502 рекомендуется устанавливать в системный блок с хорошей циркуляцией воздуха во внутреннем пространстве.

Рекомендуется избегать электростатических разрядов в процессе установки L-502 в компьютер. При обращении с L-502 держать модуль следует за металлическую панель.

Не рекомендуется устанавливать L-502 в соседний слот рядом с нагревающимся радиатором соседнего модуля, например, в соседстве с мощной графической картой.

Два 6-гранных винта разъёма на кронштейне L-502 должны быть надёжно закручены, убедитесь в этом перед установкой L-502.

Конструкция L-502 находится в строгом соответствии с требованиями спецификации PCI Express. Но в реальном случае играют роль также: качество корпуса системного блока компьютера, погрешности при монтаже материнской платы в компьютере, конструктивные особенности конкретной материнской платы, конструктивные особенности карт, находящейся в соседнем слоте. Вследствие сочетания перечисленных факторов при установке L-502 Вы можете столкнуться с соприкосновением радиаторов материнской платы (и других конструктивных элементов) с внутренними электропроводными элементами L-502. Следует особо отметить:



Недопустимо соприкосновение электропроводных элементов L-502 с какими-либо иными электропроводными элементами материнской платы или соседних PCI/PCI-E карт.



Недопустима эксплуатация L-502 с незакреплённым кронштейном. Стандартные винты крепления кронштейнов для карт (или заглушек) обычно входят в комплект корпуса компьютера.

2.1. Функция светодиода состояния на передней панели.

В обычном случае светодиод на передней панели индицирует следующие состояния модуля:

| Состояние светодиода | Описание |
|----------------------|---|
| Красное свечение | L-502 включён и находится в режиме ожидания синхронного ввода-вывода. |
| Зелёное свечение | L-502 находится в режиме синхронного ввода-вывода. |
| Свечение отсутствует | Питание выключено. |

В случае применения более одного модуля L-502 в системном блоке компьютера перед пользователем встаёт задача идентификация модуля, с которым в данный момент работает программа. Для решения этой задачи предоставляется программная функция управления красным свечением светодиода. Естественно, ту же задачу можно решить, программно читая серийный номер модуля, однако сопоставление с номером, пробитым на плате, потребует открытия системного блока, что неудобно при эксплуатации.

2.2. Серийный номер. Номер версии L-502. Идентификация модуля в многомодульной конфигурации

Уникальный восьмизначный серийный номер изделия п. 1.3, стр. 8 служит для идентификации экземпляра модуля на протяжении всего жизненного цикла. Серийный номер L-502 программно доступен.

Первая цифра серийного номера соответствует номеру версии изделия L-502. Смена версии изделия производится с целью улучшения конструктивно-технологических характеристик в течении производственного “жизненного цикла” изделия. **Все версии L-502 программно и функционально идентичны.**

Задача идентификации модуля в многомодульной конфигурации возникает потому, что PCI Express (так же как PCI)-интерфейс исторически никогда не имел программной привязки к физическому положению модуля в линейке слотов, и данная привязка возникает в операционных системах при инициализации системы. Если состав оборудования не изменился (и всё оборудование остаётся исправным), то есть надежда, что назначение ресурсов в системе в процессе инициализации должно происходить одинаково от одного включения компьютера к другому. Но для надёжного сопоставления конкретного экземпляра модуля и назначенного ему адреса в многомодульной программе пользователя **необходима привязка к серийному номеру модуля L-502.**

2.3. Установка ПО

Для установки необходимых драйверов и библиотек под ОС Windows, необходимо скачать и запустить установщик "L-Card PCI Express SDK" http://www.lcard.ru/download/lpcie_setup.exe.

Информацию о установке драйвера и библиотек под ОС Linux см. в [Руководстве программиста](#), <http://www.lcard.ru/download/l502api.pdf>.

Глава 3. Устройство и принцип работы L-502.

3.1. Соглашения

3.1.1. Соглашение по нумерации

Во всех изделиях L-Card нумерация всех физических объектов (например, номеров каналов) при описании принципа действия и конструкции всегда производится с единицы!

Данное соглашение совершенно не связано со способом кодирования при программировании, где номера этих физических объектов могут быть кодированы с нуля или иным способом, в контексте соответствующей библиотечной функции или языка программирования.

3.1.2. Допущение по понятию “частота”

В документации на L-502 частота дискретных сигналов (например, сигналов синхронизации) выражается в Герцах, а не в периодах в секунду, как это принято в классическом понимании частоты для несинусоидального процесса.

3.1.3. Соглашение по понятиям “карта” (Card), “плата” (Board) и “модуль”

В буквальном переводе PCI или PCI-E устройство является картой (а в данном случае даже L-картой ☺). Но многие называют это платой. Не споря с терминами, в данном руководстве будем придерживаться более строгого названия этой конструктивной единицы, принятой в ЕСКД – модуль. В частности, от этого смысла будем отталкиваться при употреблении термина “многомодульная синхронизация”.

3.2. Введение (концепция L-502)

Для пользователей, которые уже применяли L-780(M), L-783(M), L-761, L-791, новое изделие L-502 видится во многом как развитие этой линейки (L-7xx) изделий на новом техническом уровне. С другой стороны, нельзя утверждать, что L-502 является аналогом одного из этих изделий или то, что L-502 – это механическая сумма всех лучших характеристик этих изделий. Скорее всего, проект L-502 – это результат анализа потребностей пользователей в сегменте рынка вышеперечисленных изделий и результат инженерного компромисса на современном техническом уровне, где в первую очередь принимались во внимание наиболее востребованные характеристики в данной линейке изделий для большинства приложений для получения наилучшего соотношения цена-качество.

L-502 имеет 6 модификаций ([рис. 1-1, п. 1.1](#)), которые выполнены на основе одной и той же многослойной печатной платы. Модификация достигается разными вариантами



заводской сборки. Если ранее была приобретена L-502 без ЦАП, то L-Card принимает заказы на установку ЦАП. Остальные варианты последующих изменений модификаций L-502 считаются технически не целесообразными.

Наличие сигнального процессора ADSP-BF523 с ОЗУ (модификация L-502-P--) считается обоснованным для тех пользователей, которые хотят получить максимум штатных возможностей по сигнальной обработке “на борту”, а также продвинутым пользователям иметь возможность собственного низкоуровневого программирования процессора, возможно, с применением JTAG-эмбулятора.

Наличие гальваноразвязки (модификация L-502--G-) считается необходимым, если источники входных сигналов L-502 и цепи нагрузок выходных сигналов не изолированы от земли и, при этом, непосредственно (электрически коротко) не связаны с корпусом системного блока. Гальваноразвязка в L-502 обеспечивает изоляцию всех цепей на контактах внутреннего и внешнего сигнальных разъёмов и разъёме межмодульной синхронизации (рис. 1-3) относительно всех цепей компьютера. Между собой сигнальные цепи не изолированы.

Наличие 2-х канального ЦАП (модификация L-502---D) необходимо, если в Вашей задаче необходимо воспроизводить выходные аналоговые уровни напряжения или временные функции напряжения.

АЦП 16 бит с частотой преобразования до 2 МГц с 16/32-канальной коммутацией каналов (до 16-дифференциальных, до 32 – с “общей землёй”) с поддиапазонами напряжений ± 10 В, ± 5 В, ± 2 В, ± 1 В, $\pm 0,5$ В, $\pm 0,2$ В имеет улучшенный по отношению к L-7xx аналоговый тракт по следующим показателям:

- Увеличено разрешение АЦП и улучшено соотношение сигнал-шум за счёт увеличения разрядности АЦП, качества аналогового тракта, а также на малых частотах сбора данных за счёт встроенного аппаратного механизма усреднения отсчётов данных в пределах одного цикла опроса канала.
- Уменьшено межканальное прохождение для одних и тех же условий испытания совместно с L-7xx: одних и тех же сопротивлений источников сигналов и частоты коммутации каналов. В частности, преимущество L-502 на младших поддиапазонах напряжений $\pm 0,5$ В, $\pm 0,2$ В является гигантским по отношению к L-7xx для одних и тех же условий применения.
- Диапазон ± 10 В по сравнению с диапазоном ± 5 В в L-783(M).

Наряду с явными продвижениями по характеристикам АЦП в L-502 имеются компромиссы по следующим характеристикам по отношению к L-7xx:

- Максимальная частота преобразования АЦП ограничена 2 МГц (в L-783(M) – 3 МГц).
- Ограничен до ± 1 В рабочий диапазон входного сигнала на входах Y и GND32 (подробности см. в 4.4).

ЦАП 16 бит 2 канала ± 5 В по сравнению с ЦАП 12 бит в L-7xx имеет значительно лучшее разрешение, больший рабочий выходной ток, нормированные быстрые переходные процессы, связанные с переходом от одного отсчёта к другому, что позволяет использовать данный ЦАП в приложениях, требуемых от ЦАП качества функционального генератора⁴. Возможен синхронный (потоковый) до 1 МГц на канал или асинхронный режим на выбранном канале ЦАП, в том числе, и смешанный синхронный-асинхронный режим на разных каналах.

Цифровой ввод, до 18 линий, синхронный режим до 2 МГц или асинхронный. В синхронном режиме поток с цифровых линий является синхронным по отношению к потоку АЦП, но отдельным и независимым от настроек кадра сбора данных АЦП (частота сбора данных по цифровым линиям задаётся отдельно и от настроек кадра АЦП не зависит).

⁴ Строго говоря, для качественных звуковых приложений к ЦАП предъявляются ещё более жесткие требования по сравнению с требованиями к генераторам функций.

Программно включаемые резисторы подтяжки к высокому логическому уровню на цифровых входах.

Цифровой вывод, 16 линий. Возможен синхронный как синхронный вывод до 1 МГц, так и асинхронный. При синхронном выводе частота согласована с частотой вывода ЦАП. Выделенное для младшего и старшего байта разрешение выхода повышает гибкость применения цифровых линий, например, возможна конфигурация: 8-разрядная 2-направленная шина данных + до 10 бит данных на ввод + до 8 бит данных на вывод. Это позволяет реализовывать шинные диаграммы управления сложными цифровыми устройствами (п. 4.2.2.1, стр. 34).

Потоки АЦП, ЦАП, цифрового ввода и вывода синхронизированы относительно одной и той же опорной частоты f_{ref} , которая может быть назначена программно: 1,5 МГц или 2 МГц.

Аппаратно в L-502 физическая частота преобразования АЦП и синхронного цифрового ввода всегда равна f_{ref} , а физическая частота обновления данных в каждом канале ЦАП и на цифровом выходе равна $f_{ref}/2$. Получение всех дробных частот ввода данных f_{ref}/n и дробных частот вывода $f_{ref}/2^m$ (где m и n -натуральные числа) происходит на аппаратном уровне обработки данных в FPGA и/или в процессоре Blackfin.

L-502 имеет механизм межмодульной (п. 3.1.3) синхронизации для образования единой синхронной системы ввода-вывода. Физически максимально возможное количество синхронизируемых модулей L-502 равно количеству подряд идущих свободных PCI-е слотов (любого размера), в которые нужно установить модули L-502 и соединить соседние модули кабелями синхронизации (в основной комплект поставки кабели не входят, покупаются отдельно). Программно первый модуль L-502 в образованной цепи синхронизации назначается ведущим, остальные – ведомыми. Межмодульная синхронизация может быть организована для модулей L-502 любых модификаций, в том числе, между L-502 разных модификаций. Важно отметить, что если хотя бы один L-502, используемый в схеме многомодульной синхронизации, не имеет гальваноразвязки, то все остальные L-502 в этой схеме гальваноразвязку теряют (п. 4.2.3.1, стр. 36).

L-502 имеет 32-битный формат слова данных, в формате которого, кроме собственно данных на ввод или вывод, присутствует также номер физического канала. Эта аппаратная привязка номера физического канала гарантирует от перепутывания номера канала даже в случае, если программа верхнего уровня по каким-то собственным причинам потеряет произвольное количество данных.

Интерфейс PCI Express, по сравнению с интерфейсом PCI, имеет значительные пользовательские преимущества, связанные с надёжностью работы: низкоуровневый сетевой протокол работы PCI Express имеет встроенный механизм контроля и коррекции ошибок, невидимый на программном уровне. В тоже время, устройство PCI Express в BIOS-е компьютера видится как PCI-устройство, что принципиально позволяет использовать L-502 во всех операционных системах, начиная с DOS!

Режим BUS MASTER, использованный в L-502 позволяет пересыпать потоковые данные на ввод и на вывод без участия процессора в компьютере (данные пересыпаются между ОЗУ компьютера и L-502 только с привлечением ресурсов моста, чипсета компьютера), при этом, сам модуль L-502 является задатчиком (мастером) процесса пересылки данных. Это кардинальное преимущество по отношению к L-783(M) с точки зрения разгрузки процессора в компьютере потоковыми операциями пересылки данных. А для многомодульной системы BUS MASTER жизненно необходим!

Для продвинутых пользователей: режим HOST DMA доступа к внутренней памяти сигнального процессора ADSP-BF523 позволяет применить независимый канал доступа к внутренней памяти Blackfin. Это создаёт огромное удобство – “прозрачность” при

низкоуровневом программировании Blackfin – видеть то, что происходит в памяти Blackfin по независимому каналу. В некоторой степени HOST DMA может заменить JTAG. По праву удобство технологии независимого канала доступа в память сигнально процессора была оценена пользователями ещё в изделиях E-440 / E14-440 от L-CARD!

3.3. Принцип работы

В п. 3.2 была в сжатой форме изложена концепция проекта L-502, где были перечислены основные принципы работы модуля. В данном разделе изложены дальнейшие подробности.

3.3.1. Опорная частота

f_{ref} – опорная частота сигнала, от которой происходит синхронизация процессов преобразования в АЦП, ЦАП, цифрового ввода и цифрового вывода. В L-502 используется общая опорная частота, синхронизирующая запуск АЦП, ЦАП, цифрового ввода и цифрового вывода с точностью до целого коэффициента деления этой частоты. В L-502 источник опорной частоты может быть внутренним (2,0 или 1,5 МГц) или внешним (с частотой не более 2,0 МГц). В частности, может быть использована опорная частота от соседнего модуля L-502 для образования синхронной многомодульной системы.

3.3.2. Канал АЦП.

Канал ввода аналоговых данных – это канал с динамической коммутацией до 32-х входных физических аналоговых каналов модуля L-502 на вход единственного внутреннего АЦП модуля. Сам процесс коммутации каналов происходит аппаратно, согласно предварительно настроенной управляющей таблице. Сам процесс ввода условно разбит на периодически чередующиеся периоды кадра и межкадровой задержки с предварительно настроенными длительностями этих периодов (межкадровая задержка, в частности, может быть задана нулевой). Длительности кадра, межкадровой задержки, период следования выходных отсчётов АЦП – все эти времена могут быть настроены, но они всегда кратны $t_{ref} = 1/f_{ref}$ – периоду опорной частоты синхронизации.

$t_{sw} = n_{sw} / f_{ref}$ – период коммутации каналов АЦП в пределах кадра, равный периоду сбора готовых отсчётов АЦП, где n_{sw} может быть задан целым числом от 1 до 2097152

Предварительно установленное количество отсчётов в кадре и размер управляющей таблицы n_k может быть задан от 1 до 256. В каждой ячейке управляющей таблицы прописывается физический номер канала опроса АЦП. В пределах кадра управляющая таблица будет считана полностью: от 1-ой до n_k -ой ячейки и считанная последовательность физических каналов будет использована в аппаратном механизме управления коммутатором каналов.

Номер ячейки управляющей таблицы называется логическим номером канала. Соответственно, логических каналов может быть до 256, а физических – до 32. Это даёт возможность, например, получить различную частоту опроса разных физических каналов в пределах кадра.

Время кадра: $t_k = n_k * t_{sw} = n_k * n_{sw} / f_{ref}$

При необходимости, между периодично следующими кадрами может быть вставлена ненулевая межкадровая задержка t_d длительностью n_d периодов частоты синхронизации:

$t_d = n_d * t_{ref} = n_d / f_{ref}$, где n_d может быть задана целым числом от 0 до 2097151

Период следования кадров равен сумме длительности кадра и межкадровой задержки:

$t_{ch} = t_k + t_d = n_k * n_{sw} / f_{ref} + n_d / f_{ref}$

Другими словами, период следования кадров t_{ch} равен периоду сбора данных от одного и того же логического канала управляющей таблицы.

Во время межкадровой задержки не происходит продвижение выборки управляющих слов, и коммутатор аналоговых каналов всегда устанавливается в соответствии с первой ячейкой управляющей таблицы.

Частота сбора от одного логического канала управляющей таблицы

$f_{ch} = 1 / t_{ch} = f_{ref} / (n_k * n_{sw} + n_d)$,

где f_{ref} может быть 2,0 или 1,5 МГц для внутренней синхронизации или $\leq 2,0$ МГц для внешней, $n_k = \{1, 2, \dots, 256\}$, $n_{sw} = \{1, 2, \dots, 2097152\}$, $n_d = \{0, 1, \dots, 2097151\}$.

Вышеизложенная кадровая структура данных АЦП показана на [рис. 3-1](#). Здесь для примера взят 3-х канальный режим работы АЦП ($n_k = 3$) с ненулевой межкадровой задержкой t_d .

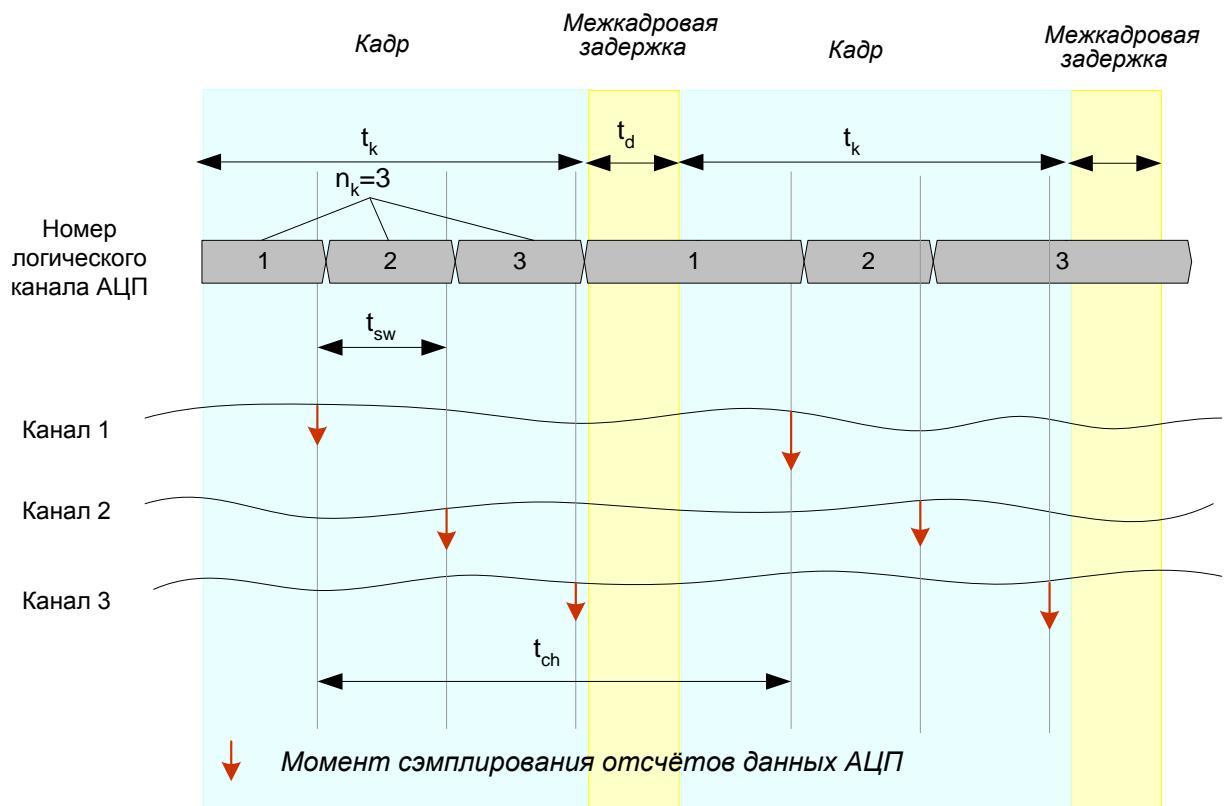


Рис. 3-1. Иллюстрация кадрового принципа получения данных АЦП

3.3.3. Канал цифрового ввода.

Синхронный цифровой ввод происходит с периодом $t_{ref} * n_{din}$, где $n_{din} = \{1, 2, \dots, 2097152\}$ – это настраиваемый коэффициент деления частоты синхронного цифрового ввода

3.3.4. Каналы цифрового вывода и ЦАП.

Синхронный цифровой вывод, а также обновление обоих каналов ЦАП происходит с периодом $2 * t_{ref}$. Если буфер данных на вывод и в ЦАП опустошён, то происходит удержание на выходах последнего значения.

3.3.5. Общий принцип синхронизации в L-502.

На [рис. 3-2](#) приведена упрощённая структурная схема, поясняющая общее устройство системы синхронизации в L-502. Система синхронизации L-502 состоит из двух частей: первичной и вторичной схемы синхронизации:

Схема первичной синхронизации (*I*) согласно настройкам выбирает соответствующий внешний или внутренний источник опорной частоты, а также внешний или внутренний источник сигнала старта. Используя выбранные сигналы, схема *I* вырабатывает внутренний сигнал опорной частоты f_{ref} в виде последовательности импульсов синхронизации с периодом t_{ref} . Причем, начало этой последовательности строго привязано этой схемой к внешнему или внутреннему *событию старта*, и от этой последовательности синхронизирована (и одновременно стартирует) вся аппаратура ввода-вывода: узлы АЦП (включая логику управляющей таблицы), ЦАП и цифрового ввода-вывода. Эти узлы содержат соответствующие делители частоты синхронизации f_{ref} .

Перечислим все возможные варианты пользовательских настроек, касающихся *выбора источников сигналов опорной частоты*:

- Внутренний генератор 2,0 / 1,5 МГц данного модуля L-502 (настройка “по умолчанию”)
- Опорная частота с входа DI_SYN1 (по фронту или по спаду)
- Опорная частота с входа DI_SYN2 (по фронту или по спаду)
- Опорная частота с входа CONV_IN от соседнего L-502, выполняющего роль ведущего.

Перечислим все возможные варианты пользовательских настроек *выбора источников события старта системы ввода-вывода L-502*:

- Программный старта от ПК (настройка “по умолчанию”)
- По сигналу с входа DI_SYN1 (по фронту или по спаду)
- По сигналу с входа DI_SYN2 (по фронту или по спаду)
- По сигналу с входа START_IN от соседнего L-502, выполняющего роль ведущего.

Каждый модуль L-502 всегда транслирует посредством выходов CONV_OUT и START_OUT, соответственно, свои внутренние сигналы опорной частоты и старта для одного ведомого модуля L-502, если он подключен к этим выходам посредством *кабеля синхронизации* и находится в соседнем PCIe-слоте системного блока ПК.

Модуль L-502 может одновременно являться ведущим для соседнего L-502, расположенного с одной стороны от данного PCI-E-слота, и ведомым для другого соседнего

L-502 с противоположной стороны. Таким образом, поддерживается синхронизация нескольких L-502, соединённых цепочкой, в количестве, ограниченном количеством PCI-E слотов одной материнской платы ПК.

Схема первичной синхронизации обеспечивает синхронизацию частоты и фазы циклов преобразования АЦП, ЦАП и циклов системы цифрового ввода и вывода. Подразумевается, что в многомодульной системе синхронизации Пользователь будет осмысленно устанавливать настройки управляющих таблиц разных модулей, а также коэффициенты деления опорной частоты для требуемых процессов ввода-вывода.

Остановка первичной схемы синхронизации производится только программно и асинхронно.

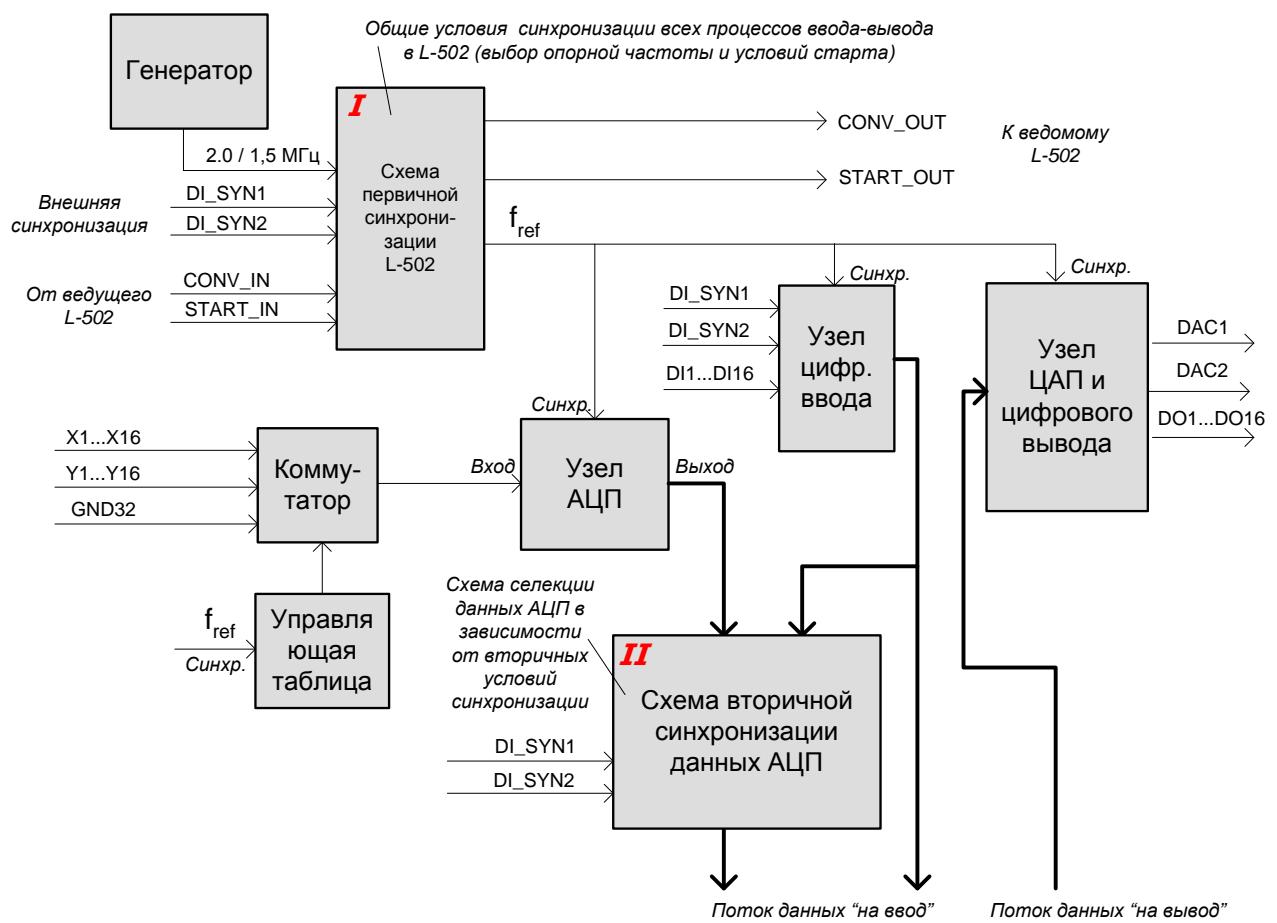


Рис. 3-2. Структура системы синхронизации в L-502

Вторичная схема синхронизации (II) является схемой селекции данных АЦП в зависимости от вторичных условий синхронизации, работающей исключительно на фоне ранее запущенного синхросигнала с выхода первичной схемы синхронизации (I), т.е. на фоне запущенного потока данных АЦП.

Поддерживаются следующие режимы синхронизации разрешения данных АЦП:

- Нет синхронизации (режим прозрачности)
- Синхронизация от аналогового сигнала в выбранном канале АЦП
- Цифровая синхронизация по выбранному сигналу с входов DI1...DI16, или DI_SYN1, или DI_SYN2

Поддерживаются следующие режимы чувствительности к перепадам сигнала синхронизации:

- Разрешение данных АЦП *по фронту (спаду)* аналогового или цифрового сигнала
- Разрешение данных АЦП *по уровню* “выше порога” или “ниже порога” (для аналоговой синхронизации) или *по уровню* логической “1” (для цифровой синхронизации)

Поддерживаются следующие режимы запрета данных АЦП:

- Программный запрет (останов) с возможностью повторного разрешения (при повторном выполнении ранее установленного условия разрешения) без перезапуска первичной схемы синхронизации
- Автоматический запрет (останов) после ввода заданного количества кадров (от 1 до $2^{32}-1$ кадров) с возможностью повторного разрешения (при повторном выполнении ранее установленного условия разрешения) без перезапуска первичной схемы синхронизации

3.3.6. Настройка соотношения между временем установления сигнала и разрешением для каждого канала АЦП – это уникальная возможность L-502!

Выше был изложен тот принцип покадровой организации ввода данных АЦП, который был применён во всех АЦП L-CARD с входным коммутатором каналов, с точностью до частоты синхронизации, размера кадра и межкадровой задержки. Но в L-502 этот принцип развит в сторону лучшей адаптации к выходным физическим свойствам источника сигнала. Далее об этом подробнее.

Если L-502 используется на максимально возможно частоте сбора данных от каждого канала, тогда устанавливают $n_{sw} = 1$, что означает, что период опроса одного канала измерения $t_{sw} = t_{ref}$, в течение которого будет сделано преобразование только одного отсчёта АЦП. Например, для $f_{ref} = 2$ МГц время $t_{sw} = t_{ref} = 0,5$ мкс – это достаточно малый период переключения коммутатора каналов, который накладывает ограничения на выходной импеданс источника сигнала (и проводов, от него): импеданс должен быть достаточно мал (не более 50 Ом) и не иметь большой реактивной составляющей, чтобы длительность переходного процесса, вызванного коммутацией каналов, не превышала 0,5 мкс. Другими словами, источник сигнала должен быть не более 50 Ом, и иметь короткий или согласованный кабель. Для тех, кто применял L-783, эти требования и эти условия применения примерно соответствуют условиям применения L-783 в многоканальном режиме при максимальной частоте преобразования АЦП 3 МГц, но с той разницей, что разрядность АЦП L-502 – 16 бит, а не 12, и электронный коммутатор в L-502 значительно более “тихий” (т.е. инжектирует в сигнальную цепь в момент коммутации значительно меньший паразитный заряд, а следовательно, вызывает значительно меньшее ударное возбуждение для возможного переходного процесса в сигнальной цепи).

Но если требуется использовать L-502 на частоте сбора данных по каждому каналу меньше, чем максимальная, и имеется возможность снизить частоту коммутации, то в L-502

при внутренней синхронизации не предусмотрено уменьшение частоты запуска АЦП, а устанавливается $n_{sw} > 1$, например, как это показано на примере на [рис. 3-1](#). Но, по смыслу n_{sw} – это количество циклов преобразования АЦП на один период коммутации. В L-502 “по умолчанию” принято, что для $n_{sw} > 1$ откидываются все отсчеты АЦП, кроме последнего, за период коммутации – это создаёт наибольшее время установления сигнала после коммутации (за счет “холостых” циклов преобразования АЦП), вследствие этого предъявляются наименее жесткие требования к импедансу источника сигнала. На [рис. 3-3](#) при $n_{sw}=3$ именно такие условия “по умолчанию” установлены для логического канала 1: первых два отсчета всегда отбрасываются, а третий – используется. Но реальные задачи применения многоканальных АЦП вовсе не предполагают, что импедансы источников сигнала одинаковы, и для каналов с подключенными низкоомными источниками сигналов хорошо бы не отбрасывать хотя бы часть отсчетов АЦП, а использовать их для усреднения данных, способствуя увеличению разрешения при измерении по данному каналу. Такая возможность предусмотрена в L-502 за счёт того, что в каждой ячейке управляющей таблицы, кроме номера физического канала, находится также коэффициент усреднения n_{av} , по умолчанию, $n_{av} = 1$. Коэффициент усреднения $n_{av} = \{1, 2, \dots, 128\}$ означает: “сколько отсчетов АЦП от конца цикла коммутации данного канала будет использовано для усреднения данных”. Соответственно, $n_{su} = n_{sw} - n_{av}$ – это “сколько отсчетов АЦП от начала цикла коммутации данного канала будет отброшено”, или “сколько периодов t_{ref} будет использовано для установления сигнала на входе АЦП после коммутации”.

Например, на [рис. 3-3](#) для логического канала 2 в управляющей таблице установлено $n_{av} = 2$, что означает, что для $n_{sw}=3$ результат двух последних периодов преобразования в одной фазе коммутации будут использован для усреднения, а один первый период добавился к времени установления сигнала после коммутации. Для логического канала 3 все три отсчета АЦП использованы для усреднения, и поэтому на установление сигнала после коммутации здесь отводится минимальное время.

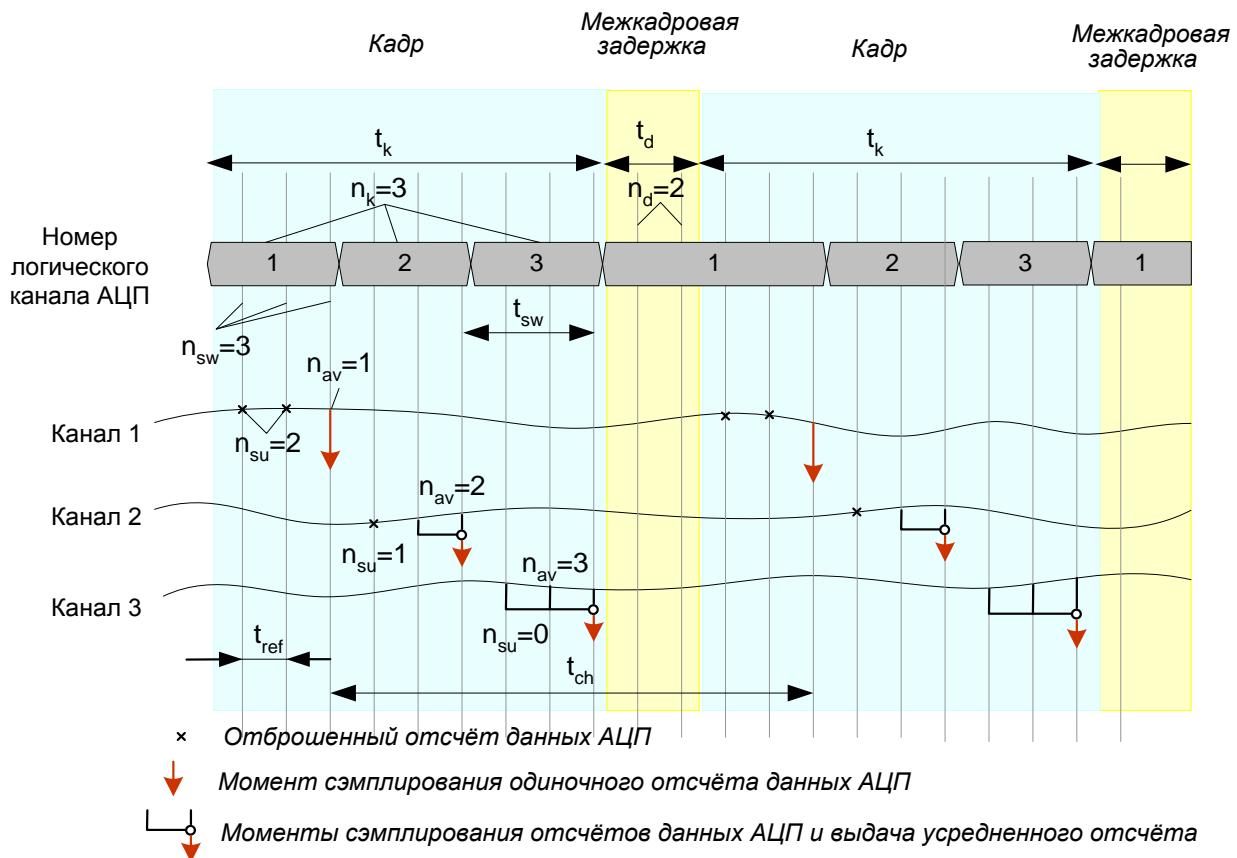


Рис. 3-3. Принцип получения данных АЦП (детально)

Из рис. 3-3 также следует, что установленная ненулевая межкадровая задержка фактически увеличивает время установления для первого логического канала. Это можно использовать, например, ассоциируя первый логический канал с физическим каналом, к которому подключен источник сигнала наибольшим импедансом.

Можно утверждать, что задавая для каждого канала оптимальные настройки n_{su} / n_{av} , мы добиваемся оптимизации соотношения времени установления сигнала, связанного с межканальным прохождением, и разрешением АЦП.

Важно отметить, что в L-502 описанный здесь механизм усреднения отсчётов данных АЦП (по методу простого среднего) рассматривается как неразрывная часть (придаток) самого аналого-цифрового преобразователя, хотя физически процедура усреднения происходит средствами FPGA с использованием 24-битной целочисленной арифметики.

Подобная операция усреднения увеличивает реальное разрешение АЦП за счёт подавления случайных составляющих сигнала разной природы, улучшает сигнал/шум за счёт подавления высокочастотных составляющих спектра выше частоты Найквиста $0,5*f_{ch}$ для данного физического канала, ассоцииированного с одним (или более) логическим каналом. Заметим попутно, что цифровая фильтрация средствами процессора Blackfin (или программными средствами высокого уровня) имеет принципиально другую активную область фильтрации, поскольку находится ниже частоты Найквиста.

Ещё раз подчеркнем, что “по умолчанию” в настройках L-502 устанавливается $n_{av}=1$, и “по умолчанию” усреднения не происходит.

3.3.7. Относительные коммутационные задержки в каналах АЦП.

Данные сведения будут важны только для того класса многоканальных задач сбора данных, где важна величина относительной задержки сигнала между каналами АЦП для проведения измерения относительных фазовых задержек. Для этого класса задач приводимые ниже теоретические расчётные значения задержек в каналах АЦП учитывают в алгоритме выравнивания задержек, основанном на том или ином методе интерполяции сигналов.

Для режима АЦП без усреднения ($n_{av}=1$) относительная коммутационная задержка между соседними каналами АЦП внутри одного кадра (по порядку опроса управляющей таблицы) равна t_{sw} , а между последним каналом предыдущего кадра и первым каналом следующего равна $t_{sw} + t_d$.

Если использован режим усреднения ($n_{av}>1$), где n_{av} выбраны равными для всех каналов АЦП, то абсолютная задержка по каждому каналу уменьшится на одинаковую величину $0,5*n_{av}*t_{ref}$. Следовательно, относительная задержка останется равной t_{sw} между соседними каналами одного кадра и равной $t_{sw} + t_d$ между ближайшими каналами соседних кадров, разделённых межкадровой задержкой.

Если использован режим усреднения ($n_{av}>1$), где n_{av} назначены в управляющей таблице разными для i-ого и j-ого логического канала АЦП, то абсолютная задержка сигнала по i-ому каналу уменьшится на величину $0,5*n_{av}(i)*t_{ref}$, а относительная задержка j-ого канала по отношению к предыдущему i-ому (в пределах одного кадра) станет равной $t_{sw} + 0,5*t_{ref} (n_{av}(i)- n_{av}(j))$, или станет равной $t_{sw} + t_d + 0,5*t_{ref} (n_{av}(i)- n_{av}(j))$ между ближайшими i-ым и следующим по времени j-ым каналами соседних кадров, разделённых межкадровой задержкой (если точнее, то для последнего канала в кадре всегда $i=n_k$, а для первого – всегда $j=1$).

3.3.8. Относительные задержки каналов АЦП, ЦАП и каналов ввода-вывода.

(Раздел будет пополнен в следующих ревизиях настоящего руководства.)

3.4. Принцип работы и функциональная схема

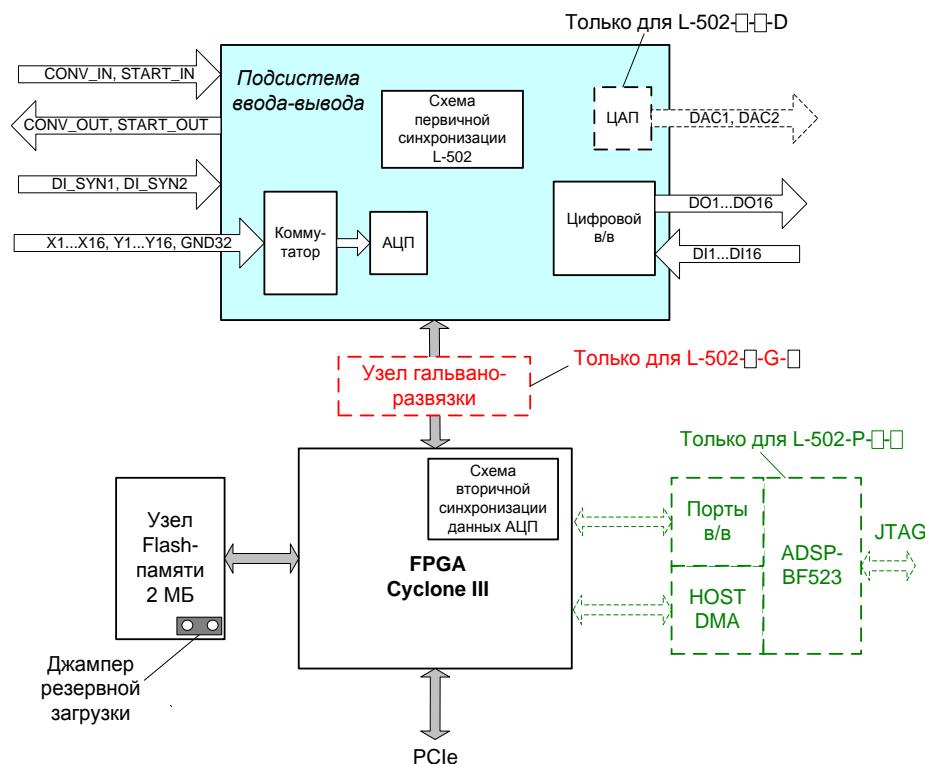


Рис. 3-4. Функциональная схема

FPGA – является основным логическим элементом в L-502, в котором сосредоточены все интерфейсные функции, аппаратная логика калибровки данных АЦП, а также логика *вторичной синхронизации* (3.3.5)

Flash-память объёмом 2 МБ предназначена для хранения основной и резервной прошивок FPGA, калибровочных коэффициентов, серийного номера. Половина объёма Flash-памяти предоставляется для пользовательских задач.

Подсистема ввода-вывода L-502 содержит узлы коммутатора каналов, АЦП, ЦАП (L-502-□-□-D), цифрового ввода-вывода, а также схему *первичной синхронизации* (3.3.5).

Узел гальваноразвязки (L-502-□-G-□) изолирует все цепи подсистемы ввода-вывода от цепей, связанных электрически с какими-либо цепями компьютера.

Сигнальный процессор ADSP-BF523 (L-502-P-□-□) предназначен для дополнительной обработки данных и управления. Если процессор задействован, то передача всего потока данных и управления подсистемы ввода-вывода происходит через порты ввода-вывода процессора. Например, возможно создание контура управления через сигнальный процессор. Интерфейс процессора с компьютером осуществляется через порт HOST DMA процессора.

При включении питания компьютера, до того, как BIOS компьютера начнёт инициализацию устройств, в L-502 произойдёт загрузка прошивки в FPGA из Flash-памяти (рис. 3-4рис. 1-1), а также произойдёт полное включение системы питания внутренних узлов

L-502. При этом, вариант загрузки основной/резервной прошивки будет зависеть от состояния джампера резервной загрузки (п. 2.1.1).

После загрузки FPGA L-502 становится PCI Express устройством, которому будут назначены соответствующие системные ресурсы при инициализации ОС.

Глава 4. Подключение сигналов.

В настоящей главе приводятся сведения о разъёмах L-502, назначении их контактов и основных характеристиках входов и выходов L-502, имеющих отношение к вопросу корректного подключения.

4.1. Цепи GND, DGND, AGND.

В L-502 приняты следующие условные обозначения цепей земли (или цепи “общего провода” для того или иного интерфейса):

GND – цепь земли системного блока компьютера, электрически связанный с корпусом системного блока компьютера, с лепестком заземления сетевой вилки компьютера, с цепью GND материнской платы компьютера, с цепью GND PCI Express.

AGND – цепь “общего провода” аналоговых цепей: входов АЦП и выходов ЦАП.

DGND – цепь “общего провода” цифровых цепей: цифровых входов и выходов.

В любых модификациях L-502 цепи AGND и DGND имеют общую точку соединения внутри L-502

В L-502--X- (без гальваноразвязки) цепь GND имеет внутреннюю точку соединения с DGND, которая, в свою очередь, соединена AGND.

В L-502--G- (с гальваноразвязкой) цепи DGND-AGND изолированы от GND и всех остальных цепей компьютера, а цепи DGND и AGND имеют точку соединения внутри L-502.

4.2. Описание разъёмов L-502.

4.2.1. Внешний сигнальный разъём L-502.

Под внешним сигнальным разъёмом подразумевается 37-контактная 2-х рядная вилка типа DRB-37M, выходящая наружу при установке модуля L-502 внутрь системного блока ПК. Кронштейн L-502 непосредственно закрепляется на разъёме DRB-37M 6-гранными винтами.

Проводящая контактная деталь разъёма (экран) всегда электрически связана с корпусом компьютера (цепь GND). На экран кабельной части разъёма допускается (и приветствуется) непосредственная запайка экрана сигнального кабеля для любой модификации L-502. Экран внешнего сигнального разъёма не имеет непосредственного контакта с цепями AGND, DGND, однако, в L-502 без гальваноразвязки этот электрический контакт получается через корпус компьютера.

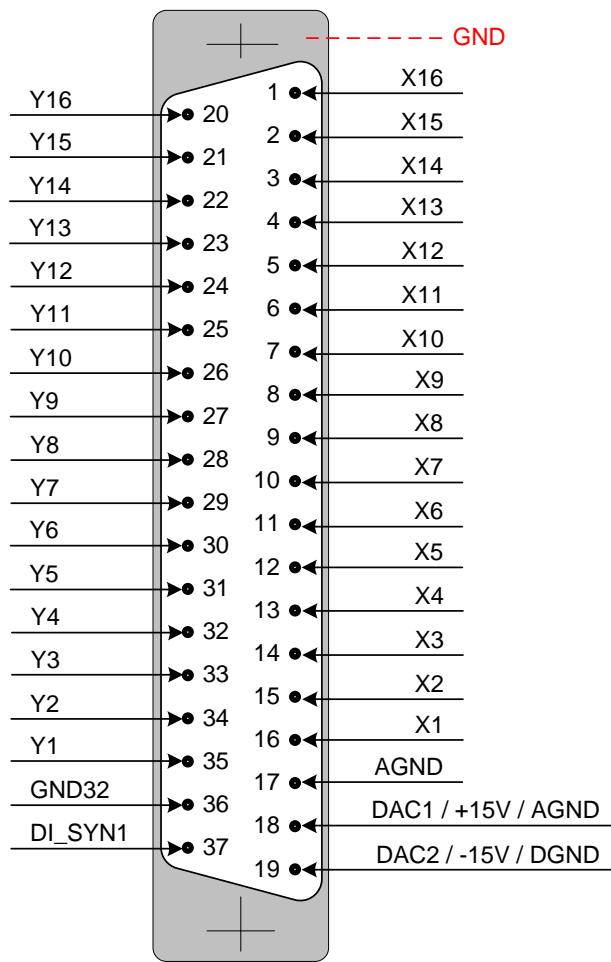


Рис. 4-1: Внешний сигнальный разъём

Табл. 4-1: Внешний сигнальный разъём

| Имя сигнала | Общая точка ⁵ | Направление | Описание |
|-------------|--------------------------|-------------|--|
| X<1...16> | AGND | Вход | <ul style="list-style-type: none"> Не инвертирующий вход напряжения каналов 1...16 для дифференциального режима и режима “с общей землёй”. Рабочий диапазон напряжения: $\pm 10 \text{ В}$ (подробности см. п. 4.4 стр. 40). Неиспользуемые входы X<1...16> рекомендуется подключать к AGND или соответствующий физический канал не опрашивать программно. |
| Y<1...16> | AGND | Вход | <ul style="list-style-type: none"> Инвертирующий вход напряжения каналов 1...16 для дифференциального режима. Вход каналов 17...32 для режима “с общей землёй”. Рабочий диапазон напряжения: $\pm 10 \text{ В}$ (подробности см. п. 4.4 стр. 40). Неиспользуемые входы Y<1...16> рекомендуется подключать к AGND или соответствующий физический канал не опрашивать |

⁵ Цепь общего провода для указанного сигнального входа или выхода

| Имя сигнала | Общая точка ⁵ | Направление | Описание |
|--|--------------------------|-------------|---|
| | | | программно. |
| DAC1 /+15 V / AGND / не подключен (см. п.2.1.2) | AGND | Выход | Для модификаций L-502--D может быть сконфигурирован джампером как выход 1-го канала ЦАП (выход напряжения в диапазоне -5...+5 В). Для любых модификаций L-502 может быть сконфигурирован джампером как выход +15V питания внешнего устройства, или как дополнительный контакт AGND, или как не подключенный контакт разъёма. (см. п.2.1.2) |
| DAC2 /-15 V / DGND / не подключен (см. п.2.1.2) | AGND | Выход | Для модификаций L-502--D может быть сконфигурирован джампером как выход 2-го канала ЦАП (выход напряжения в диапазоне -5...+5 В). Для любых модификаций L-502 может быть сконфигурирован джампером как выход -15V питания внешнего устройства или как дополнительный контакт DGND, или как не подключенный контакт разъёма (см. п.2.1.2) |
| AGND | — | — | Аналоговая земля |
| GND32 | AGND | Вход | <ul style="list-style-type: none"> В режиме “с общей землёй”: общий инвертирующий вход каналов 1...32. Для всех режимов должен быть подключен к AGND (в дифференциальном режиме – для увеличения помехозащищенности). В режиме “с общей землёй” подключение к AGND рекомендуется делать на стороне источников сигналов. Рабочий диапазон напряжения ±1 В (подробности см. п. 4.4 стр. 40). |
| DI_SYN1 | DGND | Вход | <p>Вход синхронизации 1, который может также выполнять роль дополнительного входа цифрового ввода.</p> <p>Совместим с выходным логическим уровнем TTL/CMOS-элементов с напряжением питания от +2,5 В до +5 В. Вход имеет расширенный диапазон предельно допустимых напряжений (± 10 В относительно GND).</p> <p>Специально не оговаривается минимальная скорость нарастания перепада сигнала на входе DI_SYN1, поскольку присутствует триггер Шмитта на этом входе.</p> <p>Имеется программная возможность включения резисторной подтяжки 1 кОм к высокому логическому уровню на этом входе.</p> <p>Вход DI_SYN1 не шунтирует внешний TTL-источник сигнала даже при выключенном питании.</p> |

Примечания к [табл. 4-1](#):

- Предельно допустимые напряжения и токи на контактах разъёмов указаны в п. [4.3](#), на стр. [38](#).

4.2.2. Внутренний сигнальный разъём L-502.

Под внутренним сигнальным разъёмом подразумевается 40-контактная 2-х рядная вилка типа BH-40, предназначенная для подключения плоского кабеля внутри системного блока. Возможно применение готового кабеля [AC-7xx-m](#) или [AC-7xx-f](#) с задействованием дополнительного соседнего посадочного места в системном блоке ПК.

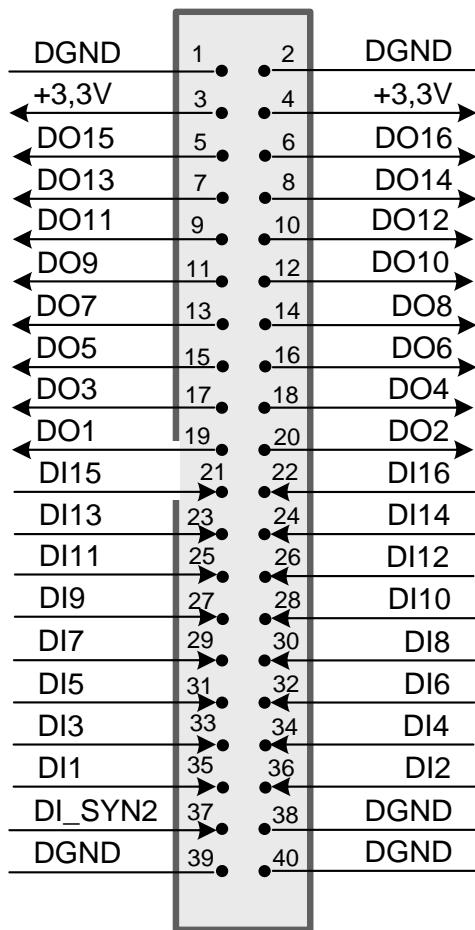


Рис. 4-2: Внутренний сигнальный разъём

Табл. 4-2: Внутренний сигнальный разъем

| Имя сигнала | Общая точка | Направление | Состояние после включения | Описание |
|-------------|-------------|-------------|---------------------------|--|
| DI<16...1> | DGND | Вход | Вход | 16-битный цифровой вход, где DI1 – младший бит, DI16 – старший бит 16-битного слова. Имеется возможность программного включения резисторных подтяжек 2,2 кОм к высокому логическому уровню независимо на линиях младшего и старшего байта. Вход DI_SYN2 не шунтирует внешний TTL-источник сигнала даже при выключенном питании. |
| DO<16...1> | DGND | Выход | Z-состояние | 16-битный цифровой выход, где DO16 – старший бит, DO1 – младший бит 16-битного слова. Линии DO1…DO8 относятся к младшему байту, а линии DO9…DO16 – к старшему. Программное управление Z-состоянием – независимое для старшего и младшего байта. Имеется возможность принудительной установки активного состояния выходов каждого байта при включении питания путём установки джамперов, п. 2.1.3. |
| DGND | — | — | — | Цепь “общего провода” для цифровых входов и выходов. |
| DI_SYN2 | DGND | Вход-выход | Вход | Вход синхронизации 2, который может также выполнять роль дополнительного входа цифрового ввода. Совместим с выходным логическим уровнем TTL/CMOS-элементов с напряжением питания от +2,5 В до +5 В. Вход имеет расширенный диапазон предельно допустимых напряжений (± 10 В относительно GND). Специально не оговаривается минимальная скорость нарастания перепада сигнала на входе DI_SYN1, поскольку присутствует триггер Шмитта на этом входе. Имеется программируемая возможность включения резисторной подтяжки 1 кОм к высокому логическому уровню на этом входе. Входы DI не шунтируют внешний TTL-источник сигнала даже при выключенном питании. |
| +3.3 V | DGND | Выход | Выход +3,3 В | Выход +3,3 В питания внешних цифровых узлов. Внимание! В версии 1 и 2 L-502 (серийные номера начинаются с цифры “1” или “2”) короткое замыкание выхода +3.3V недопустимо (приводит к выходу из строя L-502!). В версии 3 короткое замыкание цепи +3.3 V допустимо. |

Предельно допустимые напряжения и токи на контактах разъёмов см. в п. 4.3, на стр. 38

4.2.2.1. Что даёт независимое разрешение выходов старшего и младшего байта?

Один из важных практических примера – это система 3-х шин шириной 8 бит каждая, как показано на рисунке ниже. Первая шина входная, вторая – выходная, третья двунаправленная.

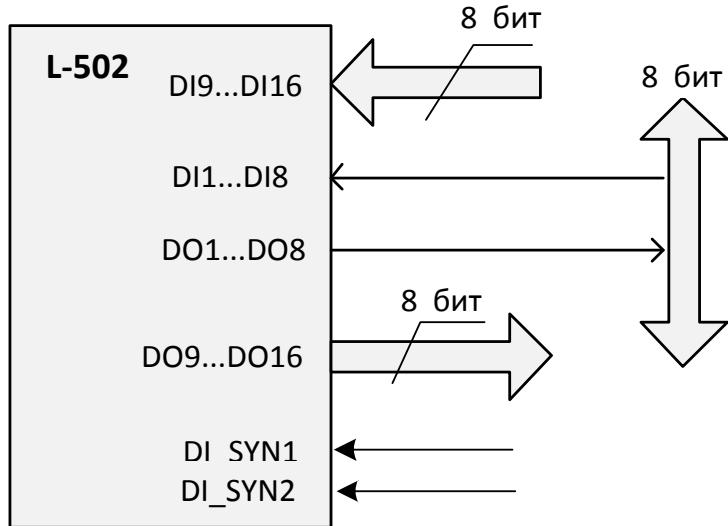


Рис. 4-3: Пример группированного соединения цифровых линий: три шины по 8 бит.

С учётом ещё двух дополнительных универсальных входов DI_SYN1, DI_SYN2 получаем практически важный случай реализации интерфейсов с различными устройствами, имеющими 8-битную двунаправленную шину данных, входные и выходные линии управления.

4.2.3. Внутренний разъём межмодульной синхронизации.

Цоколёвка разъёма синхронизации для всех версий L-502 идентична, но в версии 3 применён угловой разъём.

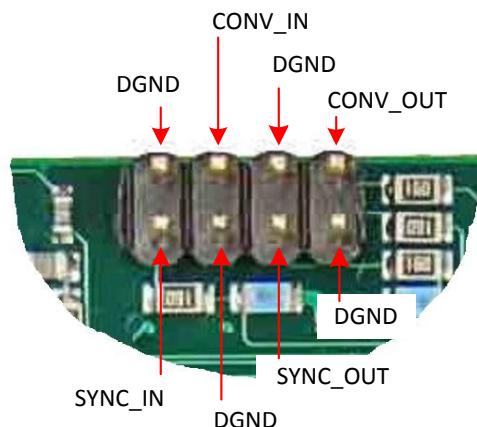


Рис. 4-4: Разъём межмодульной синхронизации (L-502 версии 1 и 2).

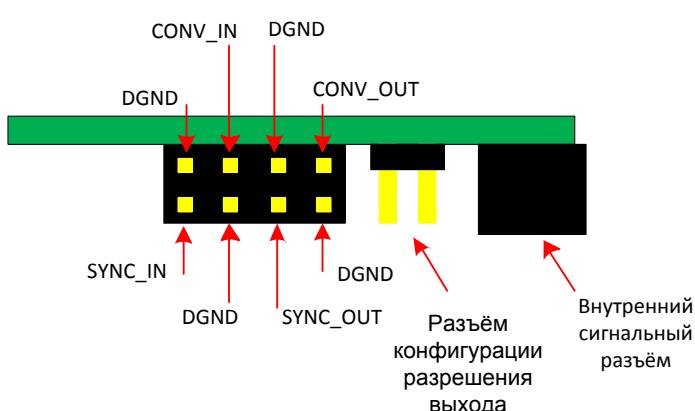


Рис. 4-5: Разъём межмодульной синхронизации (L-502 версии 3).

Табл. 4-3: Разъём межмодульной синхронизации

| Имя сигнала | Общая точка | Направление | Состояние после включения | Описание |
|-------------|-------------|-------------|---------------------------|--|
| CONV_IN | DGND | Вход | Вход | Вход импульса синхронизации преобразования АЦП-ЦАП и ввода-вывода (от соседнего модуля L-502) |
| START_IN | DGND | Вход | Вход | Вход сигнала старта АЦП-ЦАП и ввода-вывода (от соседнего модуля L-502). Активный логический уровень сигнала – высокий. |
| CONV_OUT | DGND | Выход | Выход | Выход импульса преобразования АЦП-ЦАП и ввода-вывода (к соседнему модулю L-502) |
| START_OUT | DGND | Выход | Выход | Выход сигнала старта АЦП-ЦАП и ввода-вывода (к соседнему модулю L-502). Активный логический уровень сигнала – высокий. |
| DGND | - | - | - | Цепь “общего провода” для разъёма синхронизации |

Все цифровые сигналы на разъёме синхронизации соответствуют LVCMOS стандарту уровней напряжения для напряжения питания +3,3V. Внутреннее сопротивление входов

START_IN, CONV_IN равно 300 Ом. Внутреннее сопротивление выходов CONV_OUT и START_OUT равно 50 Ом.

Предельно допустимые напряжения и токи на контактах разъёмов см. в п. 4.3, на стр. 38

4.2.3.1. Соединения при межмодульной синхронизации.

Данные соединения предназначены для коротких соединений модулей L-502, находящихся в соседних PCIe-слотах с помощью двух витых пар.

Не поддерживаются соединение модулей, находящихся в разных компьютерах.

При соединении, показанном на рисунке ниже, модуль #1 является ведущим, а остальные – ведомыми. Программное обеспечение такой системы должно обеспечивать старт сбора данных ведущего модуля после старта ведомых и предварительную программную настройку этих модулей на соответствующие режимы синхронизации.

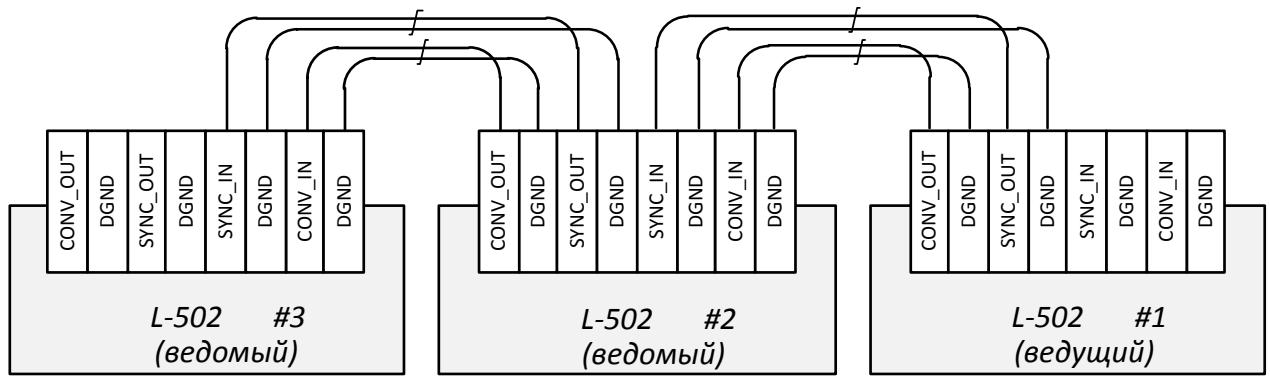


Рис. 4-6: Схема многомодульной синхронизации

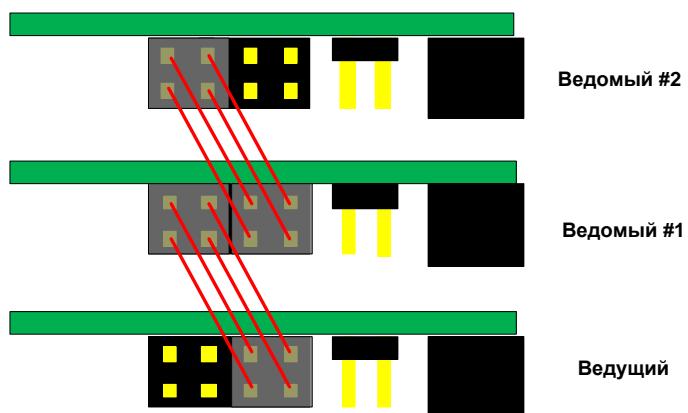


Рис. 4-7: Схема многомодульной синхронизации трёх L-502 версии 3 (вид сверху на материнскую плату компьютера)

Кабель синхронизации пары модулей L-502, который, при необходимости, должен быть заказан отдельно, предназначен для соединения 2-х модулей L-502. Для соединения N шт. модулей L-502 на одной материнской плате Вам понадобится (N-1) шт. кабелей синхронизации.

Если хотя бы один L-502 в такой схеме соединений не имеет гальваноразвязки, то вся система этих модулей теряет гальваноразвязку (изоляцию) сигнальных цепей от земли и корпуса компьютера.

Четырёхпроводный кабель синхронизации L-502-SYNC соединяет одну пару модулей L-502. Цоколёвка кабеля сделана по схеме “один к одному”. Для ориентации при установке служит ключ  на корпусе разъёма кабеля. При этом, с каждой стороны кабеля, при установке по схеме [рис. 4-7](#), ключ должен быть ориентирован в одну и ту же сторону.

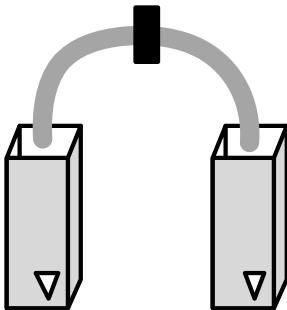


Рис. 4-8: Кабель межмодульной синхронизации L-502-SYNC

На кабель L-502-SYNC одето чёрное ферритовое кольцо, улучшающее электромагнитную совместимость. Длина кабеля L-502-SYNC рассчитана на соединение L-502, расположенных только в соседних слотах PCI-Express.

Если Вы намереваетесь применить кабель L-502-SYNC совместно со старыми версиями 1 или 2 модулей L-502, то корпус разъёма кабеля следует укоротить (данную доработку Вам сделают в L-Card по запросу).

4.2.4. Разъём JTAG.

Для отладки собственного ПО Blackfin на плате L-502 следует использовать один из JTAG-эмудляторов от Analog Devices: ADZS-USB-ICE, ADZS-HPUSB-ICE или ADZS-ICE-100B с интерфейсом USB. Они сильно отличаются скоростью передачи по USB и ценой. Об этих изделиях Вы можете получить информацию на сайте производителя www.analog.com.

На плате имеется разъём JTAG, [рис. 4-9](#), совместимый с вышеуказанными JTAG-эмудляторами.

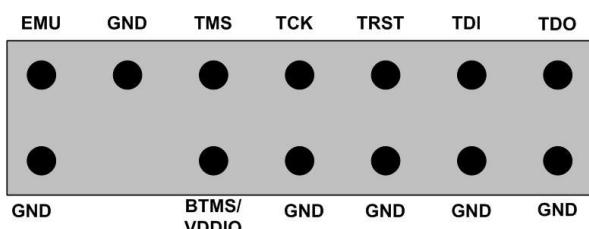


Рис. 4-9. JTAG

Операцию присоединения-отсоединения разъёма JTAG-эмулятора следует делать в обесточенном состоянии обоих устройств.

! Если JTAG-эмулятор и L-502 должны быть применены в разных компьютерах, то цепи заземления (корпуса) компьютеров должны быть предварительно соединены между собой!

Не допускается подключение разъёма JTAG к иным устройствам, не оговорённым в настоящей главе.

4.3. Предельно допустимые условия на входах-выходах сигнальных линий.

Под предельно допустимыми условиями подразумеваются такие токи и напряжения, которые не приводят к выходу из строя или к необратимой деградации характеристик L-502. В тоже время, предельно допустимые условия могут не обеспечивать рабочие характеристики изделия.

! Долговременная эксплуатация оборудования на предельно допустимых режимах не допускается

Табл. 4-4 Предельно допустимые режимы описываются для модуля L-502, установленного в системный блок компьютера

| Цепь / Сигнал | Описание предельно допустимых режимов |
|-----------------------------|--|
| Входы X1÷X16, Y1÷Y16, GND32 | ±15 В относительно цепи AGND |
| Выходы DAC1, DAC2 | ±20 мА при непревышении суммарной мощности загрузки, см. п. 4.5 . |
| Выходы +15 В, -15 В | Не более 30 мА в цепях нагрузки при непревышении суммарной мощности загрузки, см. п. 4.5 . КЗ не допустимо. |
| Входы DI_SYN1, DI_SYN2 | ±10 В относительно цепи DGND при внутреннем сопротивление входов не менее 1 кОм. |
| Цифровые входы DI1÷ DI16 | От -0,4 до +6,5 В относительно цепи DGND |
| Цифровые выходы DO | От -0,4 до +3,6 В относительно цепи DGND, ток не более ±20 мА. При включенном питании суммарная мощность загрузки не должна превышать расчётную величину, согласно. п. 4.5 . |
| Входы CONV_IN, START_IN | От -0,5 до +4,3 В относительно цепи DGND |

Табл. 4-5 Предельно допустимые сквозные токи по цепям GND, AGND, DGND

| | |
|--|----------------------------|
| Предельно допустимые сквозные токи по цепям одного модуля L-502: AGND-DGND ⁶ GND-DGND (в L-502 без гальваноразвязки) GND-AGND (в L-502 без гальваноразвязки) | 100 мА 100 мА 100 мА |
| Предельно допустимые сквозные токи по цепям AGND-AGND, AGND-DGND, DGND-DGND разных модулей L-502, соединённых кабелем синхронизации | 50 мА |
| Испытательное напряжение гальванической развязки | 500 В в течение 1 мин. |
| Максимально допустимая скорость нарастания напряжения между гальванически изолированными цепями в L-502--G- | 10 кВ/мкс |

Предельно допустимые режимы цепей разъёма JTAG не рассматриваются, поскольку область применения JTAG строго ограничена конкретными типами JTAG-эмуляторов и заданной процедурой их подсоединения, согласно п. 4.2.4, стр. 37.

⁶ Понятие цепей GND, AGND, DGND введено в п. 4.1

4.4. Рабочий диапазон напряжений входа АЦП

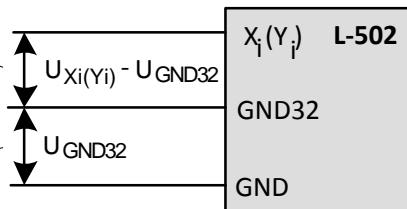
Обратите внимание, что в дифференциальном режиме на поддиапазонах ± 10 , ± 5 В L-502 имеет несимметричные диапазоны входного сигнала входов X и Y по отношению к цепи аналоговой земли AGND, а в режиме “с общей землёй” L-502 на тех же поддиапазонах имеет несимметричные диапазоны входного сигнала входов X(Y) и GND32 по отношению к цепи AGND.

Режим “с общей землёй”

Измеряемое напряжение

от $\pm 0,2$ В до ± 10 В в зависимости от установленного поддиапазона

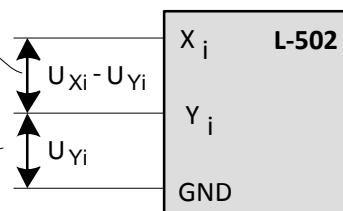
Постоянное или переменное напряжение смещения GND32 в диапазоне ± 1 В.



Режим “дифференциальный” ± 10 В или ± 5 В

Измеряемое напряжение ± 10 В или ± 5 В в зависимости от установленного поддиапазона

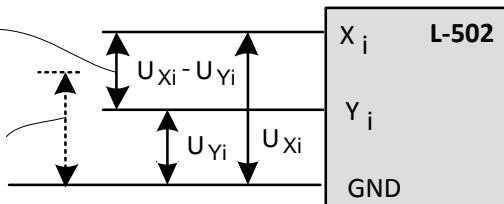
Постоянное или переменное напряжение смещения U_{Yi} в диапазоне ± 1 В относительно GND.



Режим “дифференциальный” ± 2 , ± 1 , $\pm 0,5$ или $\pm 0,2$ В

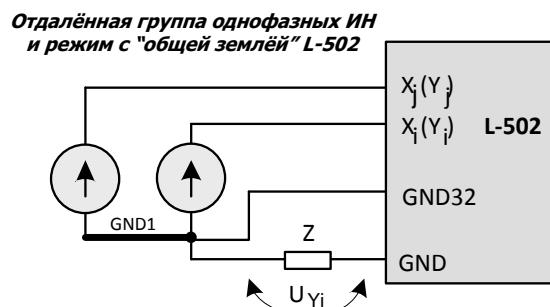
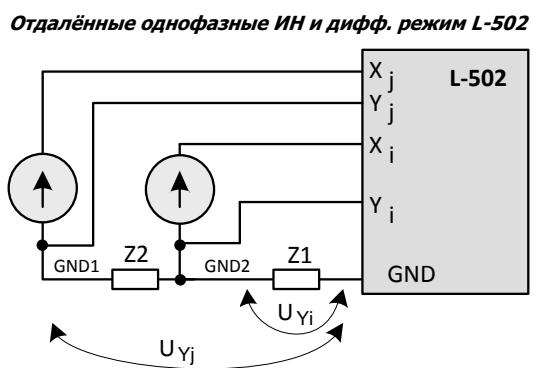
Измеряемое напряжение ± 2 , ± 1 , $\pm 0,5$ или $\pm 0,2$ В в зависимости от установленного поддиапазона

Постоянное или переменное синфазное напряжение $(U_{Xi} + U_{Yi})/2$ в диапазоне ± 1 В.

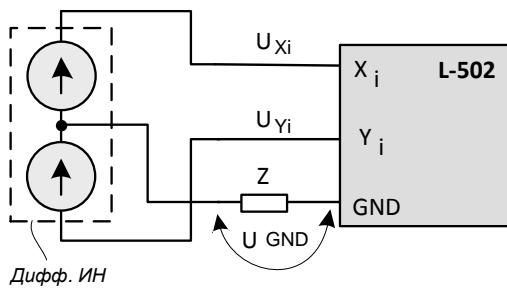


На рисунке ниже показаны примеры подключения источников напряжения (ИН) ко входам АЦП.

Z, Z1, Z2 – так обозначены собственные сопротивления проводов (через которые могут протекать сквозные токи при соединении разных устройств) или иные внешние электрические причины, вызывающие паразитные напряжения смещения U_{Yi} , U_{Yj} , U_{GND} . В первых двух схемах для обеспечения рабочего режима напряжения U_{Yi} , U_{Yj} не должны выходить за пределы ± 1 В, а в последней схеме синфазное напряжение $(U_{Xi} + U_{Yi})/2$ должно уложиться в диапазон ± 1 В.



Дифференциальный ИН и дифференциальный режим L-502



Примеры подключения входа АЦП собраны в приложении [B.1](#) на стр. [52](#).

4.5. Расчёт общей мощности нагрузки выходных цепей L-502

Если Вы предполагаете использовать выходные цепи L-502 для подключения каких-либо внешних нагрузок, то общая мощность нагрузок не должна превышать мощности, указанной в спецификации (Приложение A.7 на стр. 49). Оценку мощности нагрузки следует произвести по описанной далее методике.

Общая мощность нагрузки P , взятая от системы питания L-502, равна:

$$P = P_{DO} + P_{DAC} + P_{+15} + P_{-15} + P_{3,3}$$

где P_{DO} —суммарная мощность нагрузки, снятая с цифровых выходов DO, находящихся в состоянии “1” (только для нагрузок подключенных относительно цепи GND);

P_{DAC} —мощность нагрузки, снятая с выходов ЦАП;

P_{+15} —мощность нагрузки, снятая с выхода +15 В;

P_{-15} —мощность нагрузки, снятая с выхода -15 В;

$P_{3,3}$ —мощность нагрузки, снятая с выхода +3,3 В;

В свою очередь, слагаемые мощности P_{DO} соответствующих i -тых выходов нужно рассчитать либо через известный ток нагрузки I_{DO}^i по формуле $P_{DO}^i = 3,3 * I_{DO}^i$, либо через известное сопротивление нагрузки R_{DO}^i на i -том выходе $P_{DO}^i = \frac{10,9}{R_{DO}^i}$

Слагаемые мощности P_{DAC} соответствующих j -тых выходов нужно рассчитать либо через известный ток нагрузки I_{DAC}^j по формуле $P_{DAC}^j = 5,0 * I_{DAC}^j$, либо через известное сопротивление нагрузки R_{DAC}^j на j -том выходе $P_{DAC}^j = \frac{25}{R_{DAC}^j}$

Мощности P_{+15} и P_{-15} нужно рассчитать либо через известные токи нагрузки $I_{+15} + I_{-15}$ по формулам $P_{+15} = 5,0 * I_{+15}$, $P_{-15} = 5,0 * I_{-15}$ либо через известное сопротивление нагрузки R_{+15} , R_{-15} по формулам $P_{+15} = \frac{25}{R_{+15}}$, $P_{-15} = \frac{25}{R_{-15}}$

Все слагаемые в формулах мощности положительны, размерность: мощность — Ватт, ток — Ампер, сопротивление — Ом

Приложение А.

Спецификации.

Данное приложение представляет собой перечень характеристик модуля L-502, приводимых при температуре 25°C и нормальном атмосферном давлении; прочие условия внешней среды оговариваются особо. Если модуль L-502 находился в предельных климатических условиях, то перед включением его необходимо выдержать в нормальных условиях не менее 3 часов.

Для обеспечения заявленных точностных характеристик измерительная система должна быть прогрета в течение 10-ти мин.

В приводимых ниже спецификациях указаны основные параметры L-502 по назначению для рабочего режима работы.

| | |
|----------|--|
| ! | <i>Предельно допустимые напряжения и токи на контактах разъёмов см. в п. 4.3, на стр. 38</i> |
|----------|--|

A.1. АЦП.

| Параметр | Значение |
|---|--|
| Количество каналов | 16 дифференциальных или 32 с общей землей (однофазных) |
| Диапазон измерения напряжения Поддиапазоны измерения напряжения (входной сигнал приложен между X _i и Y _i -- для 16-канального режима, между X _i (Y _i) и GND32 – для 32-канального режима) | ±10 В ±10 В, ±5 В, ±2 В, ±1 В, ±0,5 В, ±0,2 В при соблюдении рабочих условий измерения (см. ниже) |
| <i>Рабочие условия измерения на входах АЦП (п. 4.4, стр. 40):</i> - Напряжения на входе Y _i относительно AGND для дифференциального режима измерения на поддиапазонах “±10 В”, “±5 В” - Среднее значение напряжения на входах X и Y для дифференциального режима на поддиапазонах измерения “±2 В”, “±1 В”, “±0,5 В”, “±0,2 В” - Напряжения на входе GND32 относительно AGND для режима “с общей землёй” и всех поддиапазонов измерения | U _X ≤ ±1 В (U _X + U _Y)/2 ≤ ±1 В U _{GND32} ≤ ±1 В |
| Разрядность аналого-цифрового преобразователя | 16 бит |
| Разрядность данных АЦП после арифметической обработки (коррекция данных, усреднение данных) | 24 бит |
| Эффективная разрядность (по синусоидальному сигналу 10 кГц / 2 В пик-пик, частота преобразования – 400 кГц) | 15,0 бит (соответствует SINAD = 92 дБ) |
| Максимальная частота преобразования АЦП: | 2 МГц |

| | |
|--|--|
| Скорость сбора данных АЦП в асинхронном режиме | Фактическая скорость зависит от многих факторов программной и аппаратной среды |
| Входное сопротивление в одноканальном режиме в рабочем режиме: - относительно AGND - дифференциальное | Более 20 МОм Более 40 МОм |
| Входное сопротивление в выключенном состоянии системного блока компьютера или в дежурном режиме. | Порядка 1 кОм |
| Собственный входной ток (по цепям X, Y или GND32) в одноканальном режиме, не более | 0,4 мкА |
| Инжекция заряда во входную цепь АЦП (X, Y или GND32) в течение одной коммутации | 2 пКл |
| Возможность коррекции данных (использование калибровочных коэффициентов) | Есть |
| Коэффициент подавления синфазного сигнала 50 Гц с амплитудой 1 В в дифференциальном режиме на поддиапазоне: ±10 В ±5 В ±2 В ±1 В ±0,5 В ±0,2 В | 77 дБ 83 дБ 90 дБ 92 дБ 92 дБ 92 дБ |
| Основная приведённая к диапазону погрешность измерения постоянного напряжения | ±0,05% |
| Предельно допустимое напряжение на входах X, Y, GND32 относительно цепи AGND | ±15 В |

A.1.1. Собственный входной шум АЦП.

| Скорость ввода данных, кслов/с с одного канала АЦП | Коэффициент усреднения | Поддиапазон АЦП, В | | | | | |
|---|------------------------|--------------------|-----|----|----|------|------|
| | | ±10 | ±5 | ±2 | ±1 | ±0,5 | ±0,2 |
| Типичное значение уровня шума, приведённого ко входу АЦП, мкВ | | | | | | | |
| 2000 | 1 | 309 | 157 | 50 | 37 | 22 | 18 |
| 400 | 5 | 127 | 56 | 28 | 16 | 12 | 8 |
| 50 | 20 | 62 | 27 | 13 | 8 | 6 | 4 |

| | | | | | | | |
|----|-----|----|----|----|---|---|---|
| 10 | 128 | 40 | 25 | 12 | 7 | 5 | 4 |
|----|-----|----|----|----|---|---|---|

A.1.2. Межканальное прохождение АЦП.

| Сопротивление источника сигнала (в канале в котором измеряется межканальное прохождение) | Время опроса канала, мкс (при коэффициенте усреднения, равном 1) или время установления канала, мкс | | | | | |
|---|--|------------|------------|------------|------------|------------|
| | 0,5 | 1,0 | 2,0 | 4,0 | 8,0 | 16,0 |
| Межканальное прохождение, дБ (сигнала от предыдущего канала по порядку опроса) | | | | | | |
| 0-50 Ом | -65 | -78 | -82 | -82 | -82 | -82 |
| 1 кОм | -35 | -63 | -73 | -82 | -82 | -82 |
| 10 кОм | -5 | -11 | -22 | -43 | -74 | -82 |

A.2. ЦАП.

| Параметр | Значение |
|--|---|
| Количество каналов | 2 |
| Частота вывода в синхронном режиме | 1 Мсэмпл/с на каждый канал |
| Частота вывода в асинхронном режиме | Фактическая скорость зависит от многих факторов программной и аппаратной среды. |
| Разрядность ЦАП, бит | 16 |
| Режимы вывода | Синхронный (потоковый), асинхронный |
| Диапазон выходного сигнала | ±5 В |
| Рабочий диапазон выходных токов | ±10 мА |
| Основная приведённая к диапазону напряжения погрешность воспроизведения постоянного напряжения | ±0,1 % |
| Предельно допустимый выходной ток ¹ | ±20 мА |

¹ При непревышении суммарной мощности загрузки, см. п. 4.5 Расчёт общей мощности нагрузки выходных цепей Л-502

A.3. Цифровые входы.

| Параметр, характеристика | Значение, описание |
|---|--|
| Общее количество цифровых входов (DI1-DI16, DI_SYN1, DI_SYN2) | 18 |
| Из них количество цифровых входов с функцией синхронизации (DI_SYN1, DI_SYN2) | 2 |
| Режимы ввода данных | Синхронный, асинхронный |
| Программное управление включением резисторных подтяжек: - для входов DI1-DI16 - для входов DI_SYN1, DI_SYN2 | Независимо для старшего и младшего байта Независимо для каждого входа |
| Максимальная скорость в синхронном режиме | 2 Мслов/с |
| Максимальная скорость в асинхронном режиме. | Фактическая скорость зависит от многих факторов программной и аппаратной среды. |
| Предельно допустимый входной диапазон напряжений: - на входах DI1-DI16 - на входах DI_SYN1, DI_SYN2 | -0,5...+7,0 В -0,5...+13 В |
| Рекомендуемый рабочий диапазон напряжений | 0 ...+5,5 В |
| Минимальный уровень логической единицы: - на входах DI1-DI16 - на входах DI_SYN1, DI_SYN2 | 2,0 В 1,9 В |
| Максимальный уровень логического нуля: - на входах DI1-DI16 - на входах DI_SYN1, DI_SYN2 | 0,8 В 0,8 В |
| Высокоимпедансное состояние при выключенном питании | Присутствует |
| Максимальный входной ток в при выключенном питании | 10 мА |
| Собственный входной ток в рабочем режиме при программно выключенных резисторных подтяжках | 10 мА |
| Сопротивление резисторной подтяжки | 2,2 кОм относительно +3,3V |
| Рекомендуемая длительность фронта: - на входе DI1-DI16 - DI_SYN1, DI_SYN2 | 0...50 нс Не ограничивается |
| Напряжение гистерезиса входов DI_SYN1, DI_SYN2, типичное значение | 400 мВ |

A.4. Цифровые выходы.

| Параметр | Значение |
|--|---|
| Количество цифровых выходов общего назначения | 16 |
| Управление третьим состоянием выходов | Побайтовое |
| Режимы вывода данных | Синхронный, асинхронный |
| Максимальная скорость в синхронном режиме | 1 Мслов/с |
| Максимальная скорость в асинхронном режиме | фактическая скорость зависит от многих факторов программной и аппаратной среды. |
| Предельно допустимый ток ² в цепи нагрузки | 20 мА |
| Рекомендуемый ток в цепи нагрузки | не более 8 мА |
| Уровень логической единицы без нагрузки выхода | +3,3V |
| Уровень логического нуля без нагрузки выхода | 0...+0,1V |
| Выходное сопротивление, типичное значение | 110 Ом |
| Максимальный ток утечки в рабочем режиме в высокоимпедансном состоянии | ±1 мкА |
| Высокоимпедансное состояние при выключенном питании | Отсутствует |
| | |
| | |

A.5. Синхронизация в L-502.

A.1.3. Характеристики синхронизации

| Параметр | Значение |
|---|-------------|
| Опорная частота процесса синхронизации сбора-выдачи данных АЦП, ЦАП, цифрового ввода и вывода | 1,5/2,0 МГц |
| Точность установки опорной частоты в рабочих условиях эксплуатации | ±40 ppm |

A.1.4. Интерфейс межмодульной синхронизации

| Параметр | Значение |
|--|--|
| Топология многомодульных соединений по линиям синхронизации | Последовательная |
| Максимальное количество синхронизируемых модулей L-502 по последовательной схеме синхронизации | Равно количеству PCI-E слотов в материнской плате ПК |
| Максимальная длина кабеля межмодульной синхронизации | 40 см (только до соседнего слота PCI-E) |
| Количество линий межмодульной синхронизации | 4 витых пары (2 входных от ведущего и 2 выходных к ведомому) |

² При непревышении суммарной мощности загрузки, см. п. [4.5 Расчёт общей мощности нагрузки выходных цепей L-502](#)

A.6. Характеристики стандартных интерфейсов.

| Параметр, характеристика | Значение, описание |
|--|--|
| <i>Интерфейс с компьютером</i> | |
| Стандарт интерфейса с компьютером | PCIe x1 |
| Разрядность программного слова данных L-502 на PCIe | 32 бит |
| Поддержка DMA в режиме BUS MASTER на PCIe | Имеется |
| <i>Интерфейсы сигнального процессора ADSP-BF523 (L-502-P)</i> | |
| Интерфейс с компьютером | HOST DMA 16 бит |
| Основной интерфейс ввода-вывода АЦП, ЦАП, цифрового в/в | SPORT0, >120 Мбит/с, дуплекс |
| Основной интерфейс управления | SPI |
| Количество дополнительных портов ввода-вывода для связи с ПЛИС | |
| Интерфейс SDRAM | 32 МБ; 16 бит; 132,5 МГц |
| Отладочный интерфейс | JTAG |
| Совместимость с JTAG-эмуляторами Analog Devices | ADZS-ICE-100B, ADZS-USB-ICE, ADZS-HPUSB-ICE. |

A.7. Система питания и гальванической развязки.

| Параметр, характеристика | Значение, описание |
|---|---|
| Модификации L-502, в которых присутствует гальваническая развязка | L-502-P-G, L-502-P-G-D, L-502-X-G, L-502-X-G-D |
| Условие сохранения гальванической развязки в системе из нескольких L-502, соединённых по интерфейсу синхронизации | Если во всех соединённых L-502 присутствует гальваническая развязка |
| Граница гальванической развязки | Между всеми цепями, выходящими на контакты сигнальных разъёмов, и цепями ПК. Металлический корпус DRB-37M гальванически не развязан от ПК. |
| Граница гальванической развязки в системе из нескольких L-502, соединённых по интерфейсу синхронизации | Между всеми цепями, выходящими на контакты всех сигнальных разъёмов L-502, и цепями ПК. Металлические корпуса DRB-37M гальванически не развязаны от ПК. Между собой все сигнальные цепи в системе не будут гальванически изолированы |
| Испытательное напряжение гальванической развязки | 500 В в течение 1 мин. |
| Максимально допустимая скорость нарастания напряжения между гальванически изолированными цепями в L-502-█-G-█ | 10 кВ/мкс |
| Суммарная мощность нагрузки, снимаемой с всех выходов L-502: Для L-502-█-D (с ЦАП) Для L-502-█ (без ЦАП) | Методика оценки мощности загрузки приведена в п. 4.5 на стр. 42 0,4 Вт 0,8 Вт |
| Выходы питания внешних аналоговых цепей | +15 V, -15V. Максимальный ток нагрузки до 30 мА, при условии не превышения суммарной мощности нагрузки. K3 недопустимо. Выходы включаются джамперами, (см. п. 2.1.2), эта возможность зависит от того, будут ли использованы соответствующие выходы ЦАП |
| Выход питания внешних цифровых цепей | +3,3 V. Рабочий ток нагрузки до 50 мА постоянно, до 100 мА кратковременно. Внимание! В версиях 1 и 2 изделий L-502 (серийные номера начинаются с цифры “1 или “2” короткое замыкание выхода +3.3V не допускается (приводит к выходу из строя L-502)! В версии 3 короткое замыкание выхода допустимо. |
| Максимальный потребляемый ток от слота PCI Express по цепям: “+12 V” “+3,3 V” | 0,4 A 0,35 A для L-502-X-█ 0,85 A для L-502-P-█ |

| | |
|---|--|
| “+3,3 VAUX” | 0,02 A |
| Максимальная потребляемая мощность от слота PCI Express | 6 Вт (для L-502-X- ) 7,6 Вт (для L-502-P- ) |
| Предельно допустимые сквозные токи по цепям одного модуля L-502: | |
| AGND-DGND ³ | 100 mA |
| GND-DGND (в L-502 без гальваноразвязки) | 100 mA |
| GND-AGND (в L-502 без гальваноразвязки) | 100 mA |
| Предельно допустимые сквозные токи по цепям AGND-AGND, AGND-DGND, DGND-DGND разных модулей L-502, соединённых кабелем синхронизации | 50 mA |
| | |

³ Понятие цепей GND, AGND, DGND введено в п. 4.1

A.8. Конструктивные характеристики.

| Параметр | Значение |
|--|--|
| Конструктив | PCI Express CARD x1 стандартной высоты, с кронштейном, по длине – менее, чем половинный размер (HALF LENGTH), в соответствии с <i>PCI Express Card Electromechanical Specification rev.2.0</i> . Требует одного посадочного места PCI Express. |
| Габарит печатной платы - длина x высота | 136 x 101 мм |

A.9. Условия окружающей среды.

Модуль L-502 предназначен для использования в условиях закрытых помещений в соответствии с требованиями ГОСТ 22261 (группа 3) с расширенным диапазоном рабочих температур. Модуль может располагаться в любом помещении, либо в полевых условиях⁴, обеспечивающих рабочие условия применения. Модуль не должен располагаться вблизи источников сильных электромагнитных помех, а также в помещениях, насыщенных взрывоопасными и едкими химическими соединениями.

| Параметр | Значение |
|---------------------------------|--|
| Нормальные условия | |
| Температура окружающего воздуха | (+25±5) °C |
| Относительная влажность воздуха | 30...80% |
| Атмосферное давление | 630...800 мм рт. ст. |
| Рабочие условия | |
| Температура окружающего воздуха | +5... + 55°C |
| Относительная влажность воздуха | До 90% при температуре +25°C |
| Условия хранения | |
| Температура окружающего воздуха | +0... + 40°C |
| Относительная влажность воздуха | До 80% при температуре +25°C без конденсации влаги |
| Прочие | Отсутствие в воздухе пыли, паров кислот, щелочей, а также газов, вызывающих коррозию |
| Условия транспортировки | |
| Температура окружающего воздуха | -25... +55°C |
| Относительная влажность воздуха | Не более 95% при температуре +25°C |
| Прочие | Все виды транспорта при условии защиты от прямого попадания атмосферных осадков |

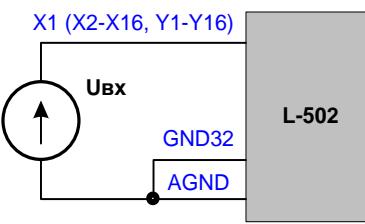
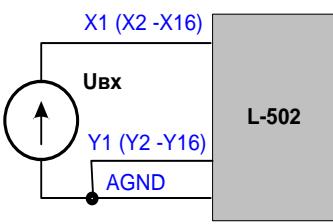
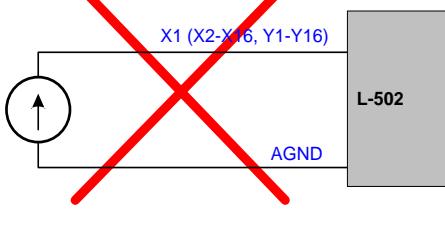
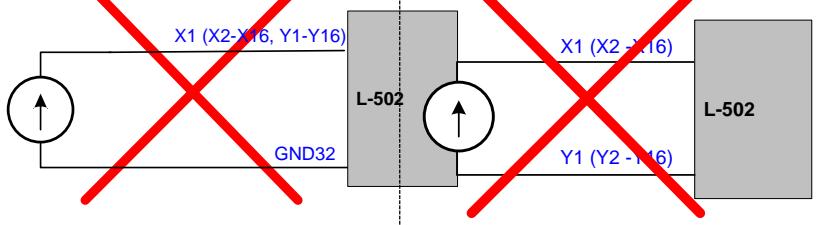
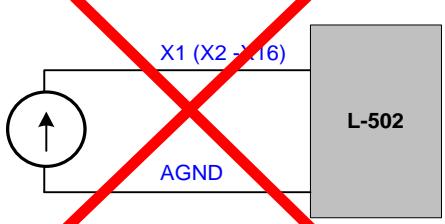
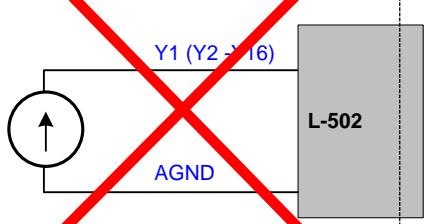
⁴ при условии того, что изделие не подвергается резким ударам и воздействию атмосферных осадков

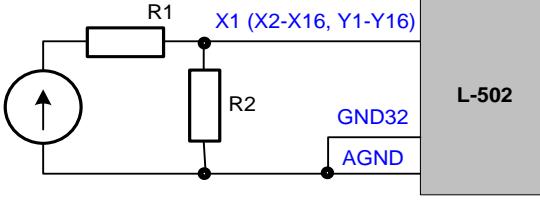
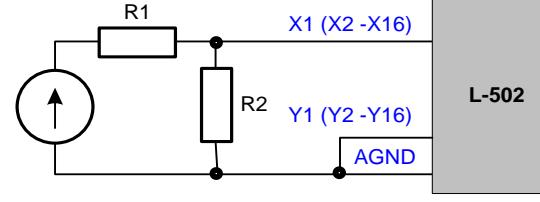
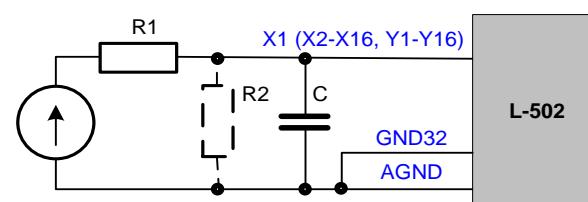
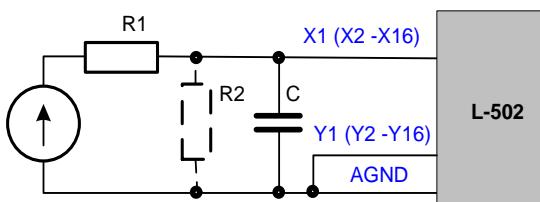
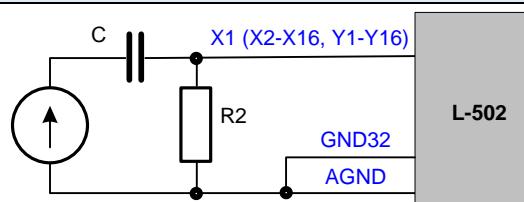
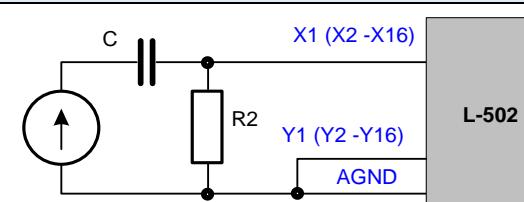
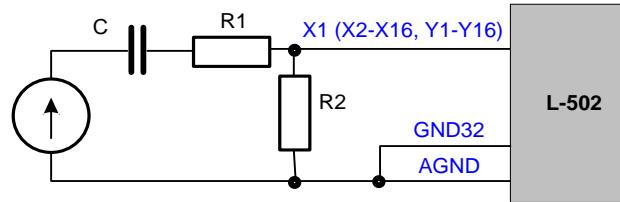
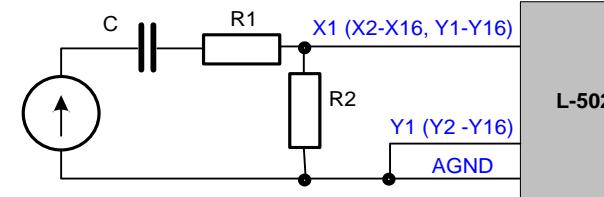
Приложение В.

Примеры подключения.

Принятая в настоящем приложении краткая форма представления информации не охватывает всех особенностей подключения для Вашего конкретного случая. При необходимости за дополнительной информацией обращайтесь по адресу: support@lcard.ru или в конференцию на сайте www.lcard.ru

В.1. Подключение входов АЦП.

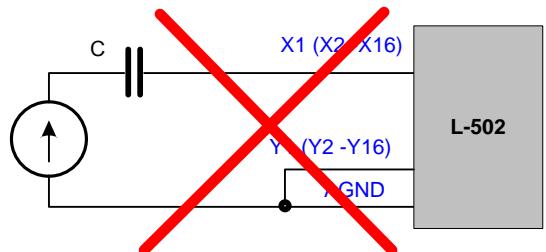
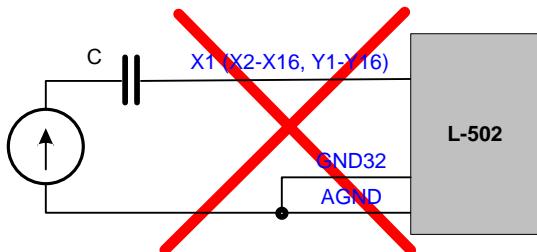
| A.1.5. Подключение к входу АЦП однофазного источника напряжения | |
|---|--|
| A.1.5.1. Режим “с общей землёй” | A.1.5.2. Режим “дифференциальный” |
|  |  |
| Так подключать нельзя!: | |
|  |  |
|  |  |

| | |
|---|---|
| A.1.5.3. Режим “с общей землёй” | Делитель напряжения. Режим “дифференциальный” |
|  |  |
| <p>Коэффициент передачи напряжения равен $R2/(R1+R2)$. Необходимо, чтобы $R1$ или $R2$ был не более 50 Ом, если частота коммутации максимальна. $R2$ должен быть расположен близко от входа L-502.</p> | |
| A.1.5.5. Режим “с общей землёй” | Интегрирующая цепь. Режим “дифференциальный” |
|  |  |
| <p>Коэффициент передачи напряжения в частотной полосе пропускания равен $R2/(R1+R2)$. Если многоканальный режим, то необходимо чтобы $1/F_{ADC} >> R1*R2*(C+10^{-10})/(R1+R2)$, или, если $R2$ отсутствует, то $1/F_{ADC} >> R1*(C+10^{-10})/R1$. где F_{ADC} - частота преобразования АЦП.</p> | <p>Необходимо, чтобы $R2$ был не более 50 Ом, если частота коммутации максимальна. $R2$, C должны быть расположены близко от входа L-502.</p> |
| A.1.5.7. Режим “с общей землёй” | Закрытый вход. Режим “дифференциальный” |
|  |  |
| <p>Подключение рекомендовано для одноканального режима. R должен быть расположен близко от входа L-502.</p> | |
| A.1.5.9. Закрытый вход с делителем. Режим “с общей землёй” | Закрытый вход с делителем. Режим “дифференциальный” |
|  |  |

В многоканальном режиме подключение корректно только при $R2 \ll R1$ и $R2 \leq 50 \text{ Ом}$.

R2 должен быть расположен близко от входа L-502.

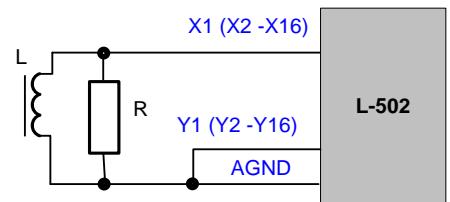
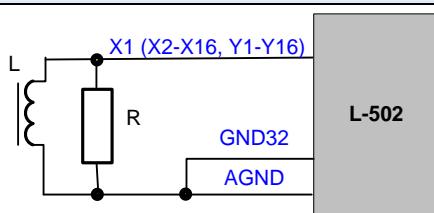
Коэффициент передачи напряжения в полосе пропускания равен $R2/(R1+R2)$.



Так подключать нельзя!

A.1.5.11. Индуктивный датчик.
Режим “с общей землёй”

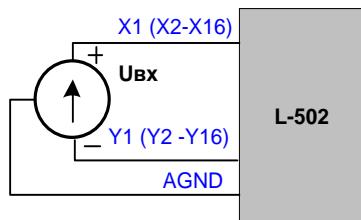
A.1.5.12. Индуктивный
датчик.
Режим “дифференциальный”



Резистор R выполняет функцию демпфера для подавления колебательного процесса в L-C-контуре, где С – эквивалентная суммарная ёмкость, приложенная параллельно L. Собственную ёмкость входа АЦП оценоочно принимают за 25 пФ. Резистор R должен быть расположен близко от входа L-502.

A.1.6. Подключение к входу АЦП до 16-ти дифференциальных источников напряжения

A.1.6.1. Общий случай

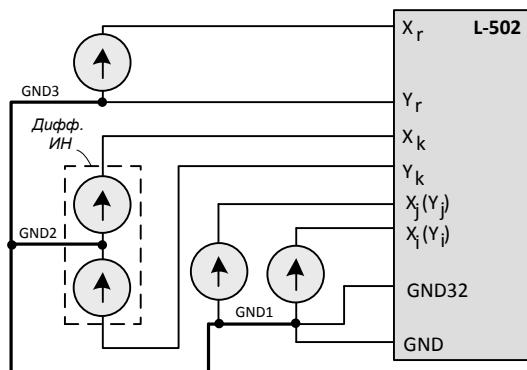


Только для поддиапазонов напряжений L-502: $\pm 2 \text{ В}, \pm 1 \text{ В}, \pm 0,5 \text{ В}, \pm 0,2 \text{ В}$.

| | |
|---|---|
| <p>A.1.6.2. Дифференциальное подключение изолированного источника напряжения</p> | <p>A.1.6.3. Дифференциальное подключение изолированного источника напряжения с делителем</p> |
| | |
| <p>Необходимо соблюдение условия: $(R1 = R2) \leq 50 \text{ Ом}$, если частота коммутации максимальна. R1, R2 располагать близко от входа L-502</p> <p><i>Только для поддиапазонов напряжений:</i> $\pm 2 \text{ В}, \pm 1 \text{ В}, \pm 0,5 \text{ В}, \pm 0,2 \text{ В}$.</p> | |
| <p><i>Частный случай: дифференциальное подключение индуктивного датчика:</i></p> | |
| <p><i>Только для поддиапазонов напряжений:</i> $\pm 2 \text{ В}, \pm 1 \text{ В}, \pm 0,5 \text{ В}, \pm 0,2 \text{ В}$</p> | <p><i>Только для поддиапазонов напряжений:</i> $\pm 2 \text{ В}, \pm 1 \text{ В}, \pm 0,5 \text{ В}, \pm 0,2 \text{ В}$</p> |
| <p>A.1.6.4. Дифференциальное подключение обмотки со средней точкой</p> | <p>A.1.6.5. Дифференциальное подключение обмотки со средней точкой через делитель</p> |
| <p>R1 располагать близко от входа L-502.</p> | <p>R1 располагать близко от входа L-502.</p> |

| | |
|---|--|
| <i>Только для поддиапазонов напряжений L-502: $\pm 2 \text{ В}, \pm 1 \text{ В}, \pm 0,5 \text{ В}, \pm 0,2 \text{ В}$</i> | <i>Только для поддиапазонов напряжений L-502: $\pm 2 \text{ В}, \pm 1 \text{ В}, \pm 0,5 \text{ В}, \pm 0,2 \text{ В}$</i> |
| A.1.7. Подключение к входу АЦП для случая, когда общий провод источников сигнала имеет потенциал смещения Uсм не более $\pm 1 \text{ В}$ относительно цепи AGND. | |
| A.1.7.1. Подключение до 32-х каналов. Режим “с общей землёй” | A.1.7.2. Подключение до 16-ти каналов. Режим “дифференциальный” |
| <p><u>Ограничения см. п.4.4, стр.40!</u></p> | <p><u>Ограничения см. п.4.4, стр.40!</u></p> |
| A.1.8. Измерение падения напряжения на участке цепи в дифференциальном режиме (до 16-ти каналов) | |
| <p><u>Ограничения см. п.4.4, стр.40!</u></p> | <p><i>Данное подключение позволяет измерить падение напряжения на резисторе R2. Для одноканального режима R1, R2, R3 могут являться также и импедансами ёмкостного или индуктивного характера, но с тем условием, чтобы по постоянному току цепи используемые цепи X и Y не были разорваны. В многоканальном режиме эквивалентный импеданс, отнесённый к входу АЦП, должен быть активным. Необходимо, чтобы R2 был не более 50 Ом, если частота коммутации максимальна.</i></p> <p><u>Ограничения см. п.4.4, стр.40!</u></p> |
| A.1.9. Дифференциальное подключение обмотки трансформатора (дресселя) со средней точкой и смещённым потенциалом относительно AGND | |
| <p>Ограничения: $U_{cm} \leq 1 \text{ В}$</p> | <p><i>Только для поддиапазонов напряжений L-502: $\pm 2 \text{ В}, \pm 1 \text{ В}, \pm 0,5 \text{ В}, \pm 0,2 \text{ В}$</i></p> |

A.1.10. Пример смешанного подключения источников напряжения “с общей землёй” и дифференциальных.

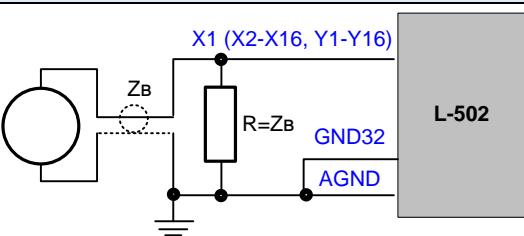
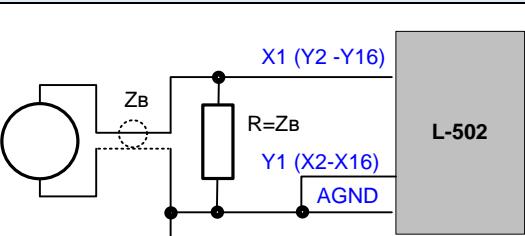


A.1.11. Подключение источника тока ко входу АЦП

| A.1.11.1. Режим “с общей землёй” | A.1.11.2. Дифференциальный режим |
|---|---|
| | |
| <p>Установленный поддиапазон АЦП $\pm U$ должен соответствовать $U=I_{MAX} \cdot R$, при этом источник тока должен иметь запас по напряжению не менее, чем U. Резистор R всегда необходимо располагать близко от входа АЦП. В любом случае, резистор R должен быть менее 50 Ом в многоканальном режиме на максимальной частоте коммутации.</p> | |
| A.1.11.3. Дифференциальный режим, смещённый потенциал источника тока относительно AGND | A.1.11.4. Дифференциальный режим, изолированный источник тока |
| | <p>$R = R1 + R2$</p> |
| <p>Только для поддиапазонов напряжений L-502: ± 2 В, ± 1 В, $\pm 0,5$ В, $\pm 0,2$ В</p> | |

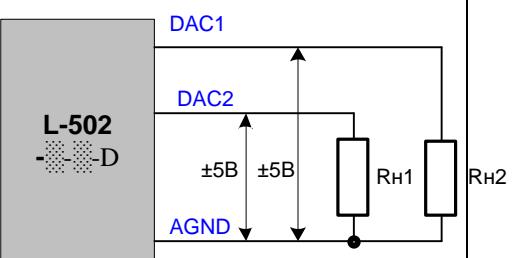
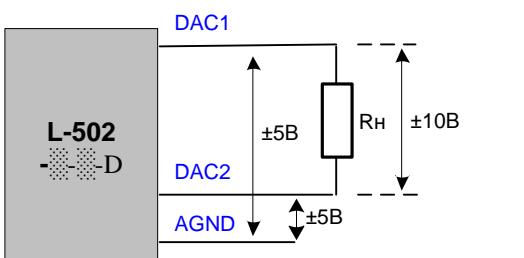
Установленный поддиапазон измерения АЦП $\pm U$ должен соответствовать $U=I_{MAX} \cdot R$, при этом, источник тока должен иметь запас по напряжению не менее, чем U . Резистор R всегда необходимо располагать близко от входа АЦП. Резисторы R , $R1$, $R2$ должны быть менее 50 Ом в многоканальном режиме на максимальной частоте коммутации. $|U_{cm}| \leq 1$ В

A.1.12. Согласованное подключение удалённых источников тока или напряжения через длинную линию с волновым сопротивлением Z_B

| | |
|---|--|
| A.1.12.1. Режим “с общей землёй” | A.1.12.2. Дифференциальный режим |
|  |  |
| A.1.12.3. Дифференциальное подключение изолированного источника тока или напряжения | <p style="margin-left: 100px;">$X1 (X2 -X16)$</p> <p style="margin-left: 100px;">$R1$</p> <p style="margin-left: 100px;">$R2$</p> <p style="margin-left: 100px;">$Y1 (Y2 -Y16)$</p> <p style="margin-left: 100px;">Z_B</p> <p style="margin-left: 100px;">$GND32$</p> <p style="margin-left: 100px;">$AGND$</p> <p style="margin-left: 100px;">$L-502$</p> <p style="margin-left: 100px;">$R1=R2$</p> <p style="margin-left: 100px;">$R1+R2 = Z_B$</p> <p>Схема корректна только для следующих установленных поддиапазонов напряжений L-502: ± 2 В, ± 1 В, $\pm 0,5$ В, $\pm 0,2$ В</p> |

B.2. Подключение выходов ЦАП.

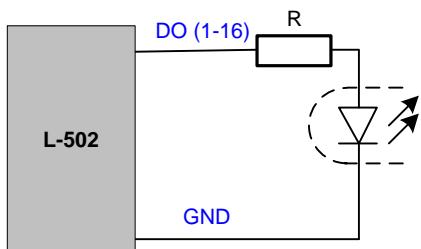
Для реализации функции ЦАП в L-502--D выходы DAC1 и DAC2 должны быть предварительно сконфигурированы джамперами, см. п. 2.1.2 на стр. 12

| | |
|---|--|
| A.1.13. 2-х канальный выход ± 5 В | A.1.14. Одноканальный дифференциальный выход ± 10 В |
|  |  |

Дифференциальный выход ± 10 В реализуется как разностное напряжение между выходами DAC1 и DAC2

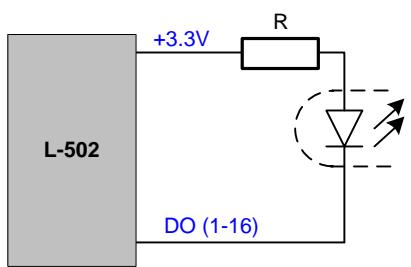
B.3. Подключение цифровых входов и выходов.

A.1.15. Подключение светодиода или входа оптрона. Вариант 1



Светодиод светится при “логической единице” на выходе DO.

A.1.16. Подключение светодиода или входа оптрона. Вариант 2

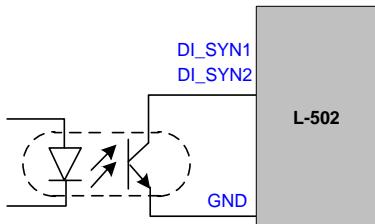


Светодиод светится при “логическом нуле” на выходе DO

A.1.17. Подключение контакта к цифровому входу

| A.1.17.1. | Вариант 1 | A.1.17.2. | Вариант 2 |
|-----------|--|---|-----------|
| | <p>Разомкнутому контакту соответствует логическая единица. Рекомендуемый номинал резистора R1 от 3 до 5 кОм.</p> <p><i>R1 не потребуется, если программно включена внутренняя резисторная подтяжка на соответствующем входе.</i></p> | <p>Разомкнутому контакту соответствует логический ноль. Рекомендуемый номинал резистора R1 от 3 до 5 кОм. В данном случае, внутренняя резисторная подтяжка должна быть выключена.</p> | |

A.1.17.3. Подключение выхода оптрона к входу синхронизации



Цифровые входы DI_SYN1,2, которые могут быть использованы как входы синхронизации, адаптированы для прямого подключения выхода оптрона. Внутренняя резисторная подтяжка входа DI_SYN1,2 должна быть программно включена.

Литература.

- [1] [L-502. Руководство программиста. - М.: L-Card, 2013](#)
- [2] [Низкоуровневое руководство программиста для платы L-502. - М.: L-Card, 2013](#)
- [3] [А.В. Гарманов - "Подключение измерительных приборов. Электросовместимость и помехозащита". - М.: L-Card, 2003](#)

Список таблиц.

| | |
|--|----|
| Табл. 4-1: Внешний сигнальный разъём | 30 |
| Табл. 4-2: Внутренний сигнальный разъем | 33 |
| Табл. 4-3: Разъем межмодульной синхронизации | 35 |
| Табл. 4-4 Предельно допустимые режимы описываются для модуля L-502, установленного в системный блок компьютера | 38 |
| Табл. 4-5 Предельно допустимые сквозные токи по цепям GND, AGND, DGND | 39 |

Список иллюстраций

| | |
|---|----|
| Рис. 1-1. Система обозначений модификаций модуля L-502 | 4 |
| Рис. 1-2. L-502 версии 3 (вид спереди) | 8 |
| Рис. 1-3. L-502 версии 1 или 2 (вид спереди) | 9 |
| Рис. 1-4. L-502 (вид сзади) | 10 |
| Рис. 3-1. Иллюстрация кадрового принципа получения данных АЦП | 20 |
| Рис. 3-2. Структура системы синхронизации в L-502 | 22 |
| Рис. 3-3. Принцип получения данных АЦП (детально) | 25 |
| Рис. 3-4. Функциональная схема | 27 |
| Рис. 4-1: Внешний сигнальный разъём | 30 |
| Рис. 4-2: Внутренний сигнальный разъём | 32 |
| Рис. 4-3: Пример группированного соединения цифровых линий: три шины по 8 бит. | 34 |
| Рис. 4-4: Разъём межмодульной синхронизации (L-502 версии 1 и 2). | 35 |
| Рис. 4-5: Разъём межмодульной синхронизации (L-502 версии 3). | 35 |
| Рис. 4-6: Схема многомодульной синхронизации | 36 |
| Рис. 4-7: Схема многомодульной синхронизации трёх L-502 версии 3 (вид сверху на материнскую плату компьютера) | 36 |
| Рис. 4-8: Кабель межмодульной синхронизации L-502-SYNC | 37 |
| Рис. 4-9. JTAG | 37 |

Оглавление

| | |
|---|-----------|
| ГЛАВА 1. ОБЩЕЕ ЗНАКОМСТВО..... | 4 |
| 1.1. Информация для заказа..... | 5 |
| 1.1.1. Комплект заказа | 5 |
| 1.2. Потребительские свойства L-502 в сравнении с L-780(M), L-783(M), L-791..... | 5 |
| 1.3. Внешний вид и основные элементы конструкции..... | 8 |
| 1.4. Структура документации на L-502..... | 10 |
| ГЛАВА 2. ИНСТАЛЛЯЦИЯ И НАСТРОЙКА | 11 |
| 2.1. Конфигурация L-502. | 11 |
| 2.1.1. Конфигурация резервной загрузки | 11 |
| 2.1.2. Конфигурация выходов DAC1 и DAC2 | 12 |
| 2.1.3. Конфигурация разрешения активного состояния цифровых выходов | 12 |
| 2.2. Установка L-502 в компьютер | 13 |
| 2.1. Функция светодиода состояния на передней панели. | 14 |
| 2.2. Серийный номер. Номер версии L-502. Идентификация модуля в многомодульной конфигурации | 14 |
| 2.3. Установка ПО..... | 15 |
| ГЛАВА 3. УСТРОЙСТВО И ПРИНЦИП РАБОТЫ L-502. | 16 |
| 3.1. Соглашения..... | 16 |
| 3.1.1. Соглашение по нумерации..... | 16 |
| 3.1.2. Допущение по понятию “частота” | 16 |
| 3.1.3. Соглашение по понятиям “карта” (Card), “плата” (Board) и “модуль” | 16 |
| 3.2. Введение (концепция L-502) | 16 |
| 3.3. Принцип работы | 19 |
| 3.3.1. Опорная частота | 19 |
| 3.3.2. Канал АЦП. | 19 |
| 3.3.3. Канал цифрового ввода. | 21 |
| 3.3.4. Каналы цифрового вывода и ЦАП. | 21 |
| 3.3.5. Общий принцип синхронизации в L-502..... | 21 |
| 3.3.6. Настройка соотношения между временем установления сигнала и разрешением для каждого канала АЦП – это уникальная возможность L-502! | 23 |
| 3.3.7. Относительные коммутационные задержки в каналах АЦП. | 26 |
| 3.3.8. Относительные задержки каналов АЦП, ЦАП и каналов ввода-вывода. | 26 |

| | |
|---|-----------|
| 3.4. Принцип работы и функциональная схема..... | 27 |
| ГЛАВА 4. ПОДКЛЮЧЕНИЕ СИГНАЛОВ..... | 29 |
| 4.1. Цепи GND, DGND, AGND..... | 29 |
| 4.2. Описание разъёмов L-502..... | 29 |
| 4.2.1. Внешний сигнальный разъём L-502..... | 29 |
| 4.2.2. Внутренний сигнальный разъём L-502..... | 32 |
| 4.2.3. Внутренний разъём межмодульной синхронизации..... | 34 |
| 4.2.4. Разъём JTAG..... | 37 |
| 4.3. Предельно допустимые условия на входах-выходах сигнальных линий..... | 38 |
| 4.4. Рабочий диапазон напряжений входа АЦП..... | 40 |
| 4.5. Расчёт общей мощности нагрузки выходных цепей L-502..... | 42 |
| ПРИЛОЖЕНИЕ А. СПЕЦИФИКАЦИИ..... | 43 |
| A.1. АЦП..... | 43 |
| A.1.1. Собственный входной шум АЦП..... | 44 |
| A.1.2. Межканальное прохождение АЦП | 45 |
| A.2. ЦАП..... | 45 |
| A.3. Цифровые входы..... | 46 |
| A.4. Цифровые выходы..... | 47 |
| A.5. Синхронизация в L-502..... | 47 |
| A.1.3. Характеристики синхронизации | 47 |
| A.1.4. Интерфейс межмодульной синхронизации..... | 47 |
| A.6. Характеристики стандартных интерфейсов. | 48 |
| A.7. Система питания и гальванической развязки..... | 49 |
| A.8. Конструктивные характеристики. | 51 |
| A.9. Условия окружающей среды. | 51 |
| ПРИЛОЖЕНИЕ В. ПРИМЕРЫ ПОДКЛЮЧЕНИЯ..... | 52 |
| B.1. Подключение входов АЦП. | 52 |
| A.1.5. Подключение к входу АЦП однофазного источника напряжения | 52 |
| A.1.5.1. До 32-х каналов. Режим “с общей землёй” | 52 |
| A.1.5.2. До 16-ти каналов. Режим “дифференциальный” | 52 |

| | |
|---|-----------|
| A.1.5.3. Делитель напряжения. Режим “с общей землёй” | 53 |
| A.1.5.4. Делитель напряжения. Режим “дифференциальный” | 53 |
| A.1.5.5. Интегрирующая цепь. Режим “с общей землёй” | 53 |
| A.1.5.6. Интегрирующая цепь. Режим “дифференциальный” | 53 |
| A.1.5.7. Закрытый вход. Режим “с общей землёй” | 53 |
| A.1.5.8. Закрытый вход. Режим “дифференциальный” | 53 |
| A.1.5.9. Закрытый вход с делителем. Режим “с общей землёй” | 53 |
| A.1.5.10. Закрытый вход с делителем. Режим “дифференциальный” | 53 |
| A.1.5.11. Индуктивный датчик. Режим “с общей землёй” | 54 |
| A.1.5.12. Индуктивный датчик. Режим “дифференциальный” | 54 |
| A.1.6. Подключение к входу АЦП до 16-ти дифференциальных источников напряжения | 54 |
| A.1.6.1. Общий случай | 54 |
| A.1.6.2. Дифференциальное подключение изолированного источника напряжения | 55 |
| A.1.6.3. Дифференциальное подключение изолированного источника напряжения с делителем | 55 |
| A.1.6.4. Дифференциальное подключение обмотки со средней точкой | 55 |
| A.1.6.5. Дифференциальное подключение обмотки со средней точкой через делитель | 55 |
| A.1.7. Подключение к входу АЦП для случая, когда общий провод источников сигнала имеет потенциал смещения Uсм не более ± 1 В относительно цепи AGND | 56 |
| A.1.7.1. Подключение до 32-х каналов. Режим “с общей землёй” | 56 |
| A.1.7.2. Подключение до 16-ти каналов. Режим “дифференциальный” | 56 |
| A.1.8. Измерение падения напряжения на участке цепи в дифференциальном режиме (до 16-ти каналов) | 56 |
| A.1.9. Дифференциальное подключение обмотки трансформатора (дресселя) со средней точкой и смещённым потенциалом относительно AGND | 56 |
| A.1.10. Пример смешанного подключения источников напряжения “с общей землёй” и дифференциальных | 57 |
| A.1.11. Подключение источника тока ко входу АЦП | 57 |
| A.1.11.1. Режим “с общей землёй” | 57 |
| A.1.11.2. Дифференциальный режим | 57 |

| | |
|--|-----------|
| A.1.11.3. Дифференциальный режим, смещённый потенциал источника тока относительно AGND | 57 |
| A.1.11.4. Дифференциальный режим, изолированный источник тока | 57 |
| A.1.12. Согласованное подключение удалённых источников тока или напряжения через длинную линию с волновым сопротивлением Z_B | 59 |
| A.1.12.1. Режим “с общей землёй” | 59 |
| A.1.12.2. Дифференциальный режим | 59 |
| A.1.12.3. Дифференциальное подключение изолированного источника тока или напряжения | 59 |
| B.2. Подключение выходов ЦАП. | 59 |
| A.1.13. 2-х канальный выход ± 5 В | 59 |
| A.1.14. Одноканальный дифференциальный выход ± 10 В | 59 |
| B.3. Подключение цифровых входов и выходов..... | 60 |
| A.1.15. Подключение светодиода или входа оптрана. Вариант 1 | 60 |
| A.1.16. Подключение светодиода или входа оптрана. Вариант 2 | 60 |
| A.1.17. Подключение контакта к цифровому входу | 60 |
| A.1.17.1. Вариант 1 | 60 |
| A.1.17.2. Вариант 2 | 60 |
| A.1.17.3. Подключение выхода оптрана к входу синхронизации | 60 |
| ЛИТЕРАТУРА | 61 |
| СПИСОК ТАБЛИЦ | 61 |
| СПИСОК ИЛЛЮСТРАЦИЙ | 61 |
| ОГЛАВЛЕНИЕ | 62 |